

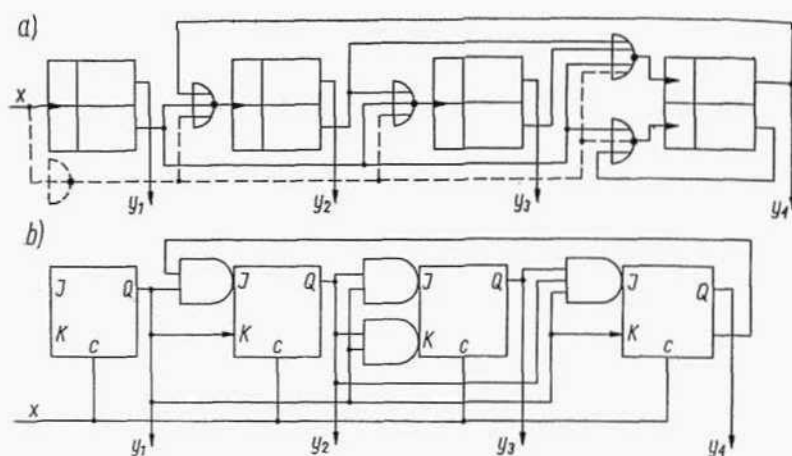
ległe — szeregowych itd., ale z pewnymi warunkami dla sygnałów y_p . Przy łączeniu szeregowym czas trwania stanu $y_p = 1$ nie jest istotny, ważna jest jedynie zmiana z 1 na 0. Przy łączeniu równoległym sygnał $y_p = 1$ powinien się pojawiać tylko w tych taktach, w których ma nastąpić zmiana stanu następnego licznika, a więc zazwyczaj y_p pochodzi ze specjalnego elementu I, wybierającego ostatni stan licznika. Tak więc układ z rys. 5-37a jest przystosowany do łączenia równoległego, natomiast inne opisane wyżej liczniki mogą być łączone tylko szeregowo.

W obydwu rozwiązaniach z rys. 5-46 pojemność całkowita jest iloczynem pojemności liczników składowych: $P = P_A \cdot P_B \cdot P_C$. Umożliwia to zastąpienie projektowania licznika o dużej pojemności — projektowaniem kilku liczników o mniejszej pojemności (jeśli P nie jest liczbą pierwszą), np. zamiast $P = 12$ można napisać $P = 4 \cdot 3$, co prowadzi do prostego układu. Realizacja liczników składowych jest szczególnie prosta, jeśli ich pojemność wynosi 2^n i dlatego, rozbijając P na czynniki, należy przede wszystkim wyłączać czynniki o wartościach 2^n . W przypadku pojemności nieparzystych może być pomocne rozwiązanie z rys. 5-47a, o pojemności $P = P_A + 1$. Wejścia J , K , c licznika dotyczą pierwszego przerzutnika w liczniku. Łatwo zauważyć, że rozwiązanie z rys. 5-42d jest szczególnym przypadkiem tego układu. Przez dołączenie jeszcze jednego licznika (rys. 5-47b) uzyskuje się $P = P_A(P_B + 1)$; podstawiając ten układ zamiast L_A w układzie z rys. 5-47a otrzymuje się $P = P_A(P_B + 1) + 1$ itd. Tego typu zależności umożliwiają łatwą realizację dowolnych liczników, ale nie zawsze optymalnych pod względem liczby przerzutników. Na przykład przy $P = 19$ można napisać $P = 2(8 + 1) + 1$, co wymaga użycia sześciu przerzutników, zamiast niezbędnych pięciu.

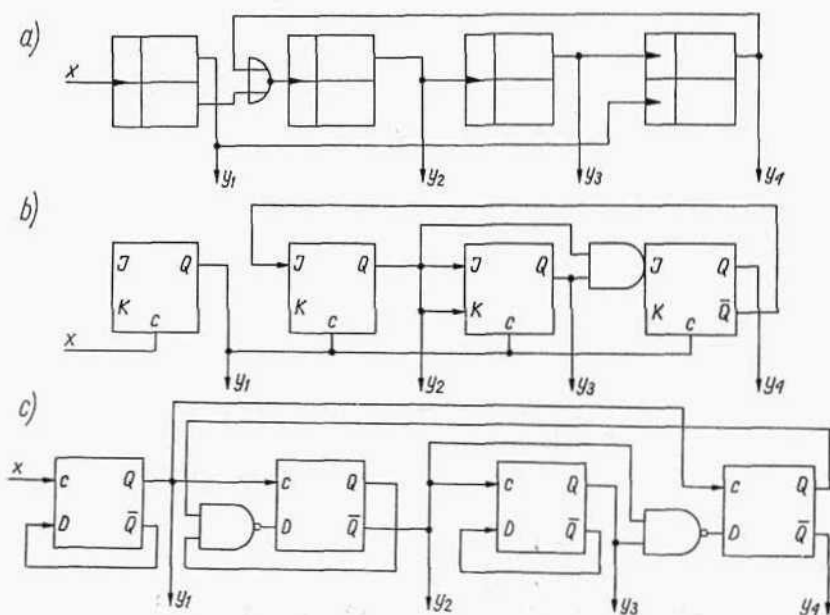
5.5.4. DEKADY

Liczniki o pojemności 10 (*dekady*) stanowią tak rozpowszechnioną grupę liczników, że zasługują na odrębne omówienie.

Liczniki dodające w kodzie 8421 projektuje się na podstawie tablicy z rys. 4-53a. Przykłady rozwiązań równoległych przedstawiono na rys. 5-48. W pierwszym układzie można pominąć połączenia narysowane linią przerywaną, co zmniejszy liczbę elementów i obciążenie sygnału x , ale zmieni układ z typowo równoległego na szeregowe połączenie przerzutnika z równoległym licznikiem mod 5.



Rys. 5-48. Liczniki równoległe dodające w kodzie 8421



Rys. 5-49. Liczniki szeregowe dodające w kodzie 8421

Rozwiązania szeregowo liczników tego samego typu są przedstawione na rys. 5-49. Układ b) jest niewielką modyfikacją układu z rys. 4-53b, a powstał przez szeregowo połączenie przerzutnika z licznikiem mod 5 z rys. 5-43. Układ z rys. 4-53c jest na rys. 5-49c przystosowany do elementów NAND (przez wyjścia zanegowane przerzutnika).

Liczniki odejmujące w kodzie 8421 przedstawiono na rys. 5-50. Układ pierwszy jest równoległy — pozostałe są szeregowo. Powstały one na drodze syntezy formalnej (p. 4.4).

W podobny sposób można zaprojektować dekadę z dowolnych elementów, zliczając w dowolnym kodzie. Wszystkie poprzednie rozwiązania dotyczyły najbardziej popularnego kodu 8421, tzn. kodu I z tabl. 1-2. Kilka przykładów dekad o innych kodach z tej i następnej tablicy przedstawiono na rys. 5-51. Aby uniknąć powtarzania dużych fragmentów niezmiennych — wprowadzono tu symboliczny przełącznik. Na przykład rozwiązanie z rys. 5-51a może zliczać w kodzie II lub III, w zależności od rodzaju elementu, wpisującego $B = C = 1$. Układ dla kodu II jest mniej pewny, gdyż sygnał wymuszający stan B i C znika z opóźnieniem wprowadzanym przez NOR.

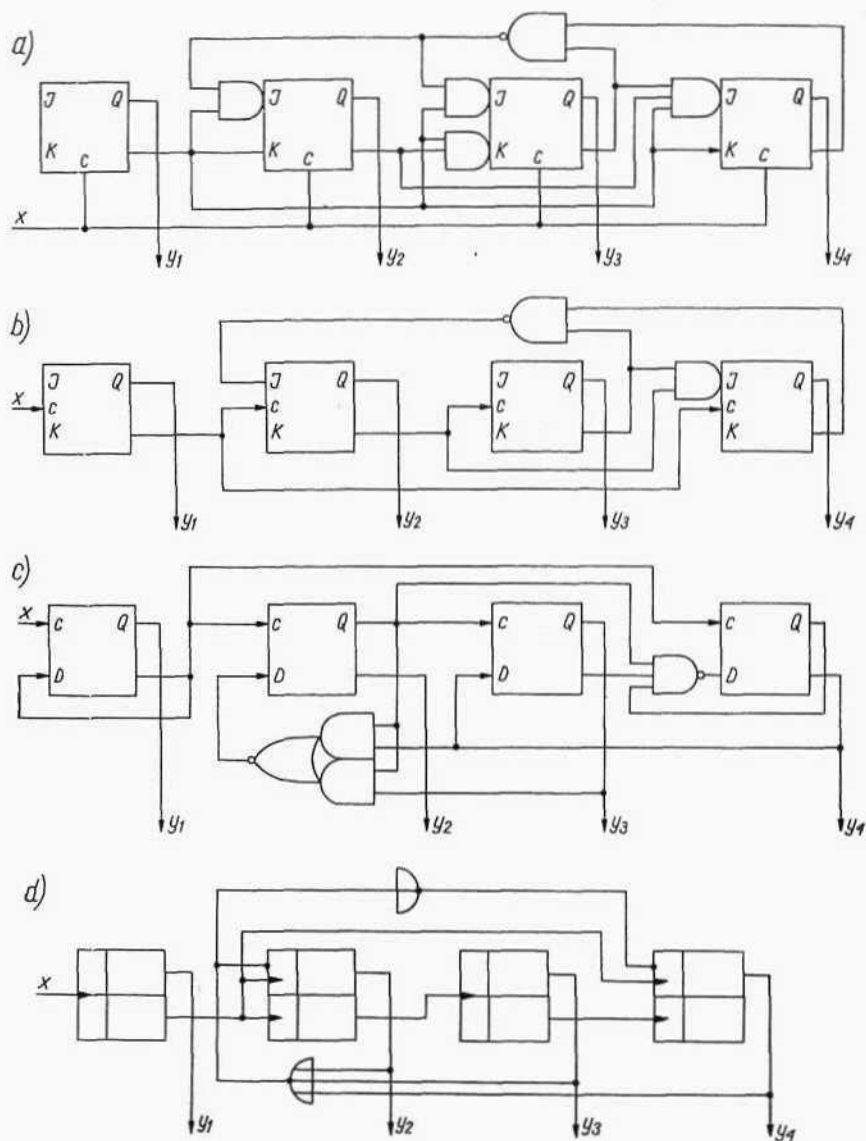
Przeskok w kodach Aikena (IV) i „+3 (V) następuje przy tych samych wartościach ABC , więc odpowiednie liczniki różnią się tylko sposobem wykorzystania sygnału D (rys. 5-51b).

Dekada pseudorównoważna (VI) jest realizowana jako pięcioelementowy licznik o strukturze z rys. 5-41a. Liczbę przerzutników można zmniejszyć, zastępując kod pseudopierścieniowy pewną mieszaniną kodów, wynikłą z połączenia w jeden układ (rys. 5-51c) przerzutnika typu t i skróconego licznika pseudopierścieniowego mod 5 (wersja z rys. 5-44b, przystosowana do przerzutników D).

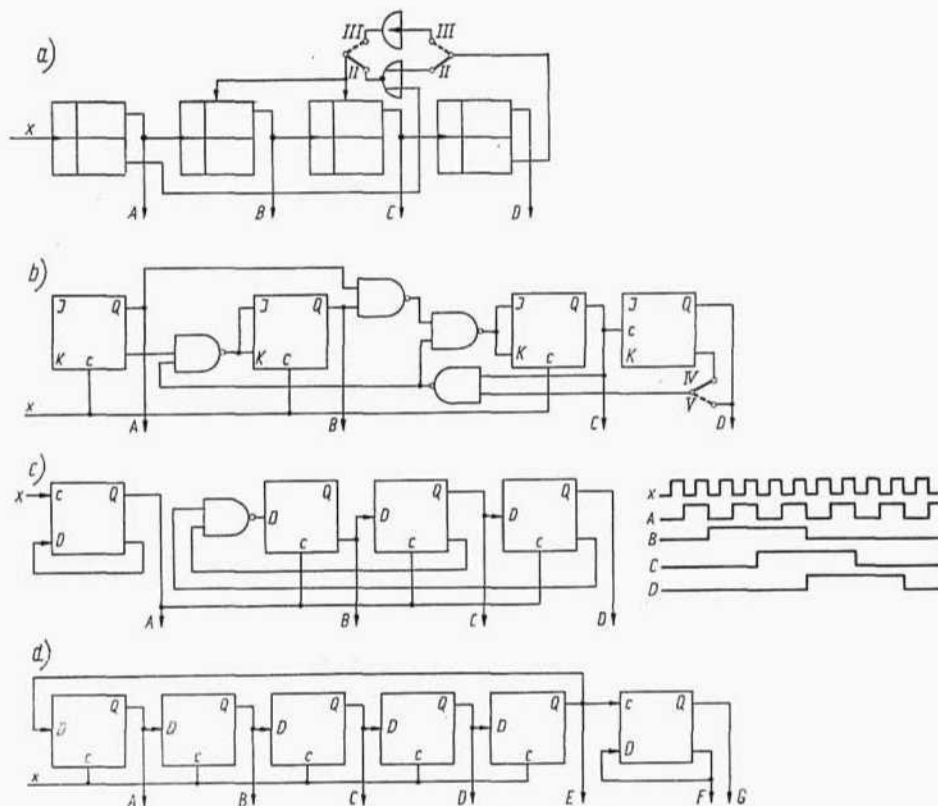
Kod VII (8421 z kontrolą parzystości) różni się od kodu I tylko bitem A , który jest często wytwarzany za pomocą przerzutnika typu T . Na jego wejście są podawane szeregowo bity $BCDE$.

Kod VIII (pierścieniowy) realizują układy z rys. 5-39.

Kod IX jest trudny do realizacji w licznikach, natomiast kod X (biquinarny) powstaje w układzie złożonym z licznika pierścieniowego mod 5 i przerzutnika typu t . Jedna z możliwych wersji jest przedstawiona na rys. 5-51d. Sygnał zerujący musi ustawiać A i F w stan 1, a pozostałe w stan 0.



Rys. 5-50. Liczniki odejmujące w kodzie 8421



Rys. 5-51. Przykłady dekad z kodami: a) II i III; b) Aikena (IV) i „+3” (V); c) specjalnym wg wykresu; d) biquinarnym

Jeśli zmieni się kolejność członów licznika z rys. 5-51d, tzn. wejścia c licznika pierścieniowego połączy się z wyjściem Q przerzutnika, a wejście c przerzutnika uczyni się wejściem układu, to uzyskany licznik będzie pracował w kodzie XI (quibinarym).

Opisane wyżej schematy dekad nie wyczerpują, oczywiście, wszystkich możliwości. Projektowanie liczników nie jest trudne, więc rozszerzanie tego zestawu nie wydaje się celowe.

5.5.5. LICZNIKI REWERSYJNE

Liczniki, które mogą być zarówno dodającymi jak i odejmującymi, w zależności od wartości specjalnych sygnałów pomocniczych lub rodzaju wejścia, są nazywane *licznikami rewersyjnymi*. Jak wynika z porównania rys. 5-37c i e — przełączenie na pracę „w przód” albo „w tył” polega na przełączeniu wejścia t_{i+1} z Q_i na \bar{Q}_i . Jeśli to przełączanie ma być dokonywane specjalnymi sygnałami, do jego realizacji można zastosować człon rozrządu zbudowany z elementów I, LUB, w sposób pokazany na rys. 5-52a. Sygnały przełączające na dodawanie ($b_+ = 1$) albo odejmowanie ($b_- = 1$) przygotowują odpowiednią drogę sygnałom Q . Ponieważ sygnały Q i b dochodzą do tych samych elementów, zmiany b mogłyby zmieniać stan licznika. Aby tego uniknąć buduje się liczniki rewersyjne w wersji równoległej. Do iloczynów rozrządu jest doprowadzany wówczas sygnał x , więc gdy $x = 0$ dowolne zmiany wartości b nie wpływają na stan licznika. Liczba wejść elementów I ogranicza zwykle długość liczników z rys. 5-52a; wyjście y_p umożliwia połączenie szeregowo z następnym licznikiem tego typu.

Układy z jednym wejściem x i sygnałami wybierającymi kierunek b są bardziej rozpowszechnione, ale w wielu przypadkach przydatny jest układ o dwóch wejściach x , z których jedno (x_+) działa jak w liczniku dodającym, a drugie (x_-) — jak w liczniku odejmującym. Przykład takiego rozwiązania jest pokazany na rys. 5-52c.

Sposób sterowania licznikiem rewersyjnym można łatwo dostosować do wymagań za pomocą prostej przystawki wejściowej. Licznik jedno-wejściowy przekształca się na dwuwejściowy za pomocą elementu LUB, gdyż

$$x = x_+ + x_-, \quad b_+ = x_+, \quad b_- = x_-$$

Często dla uniknięcia zbędnych komutacji, sygnały b_+ i b_- otrzymuje się z wyjść przerzutnika ($b_+ = Q$, $b_- = \overline{Q}$), w którym $x_+ = w$, $x_- = z$.

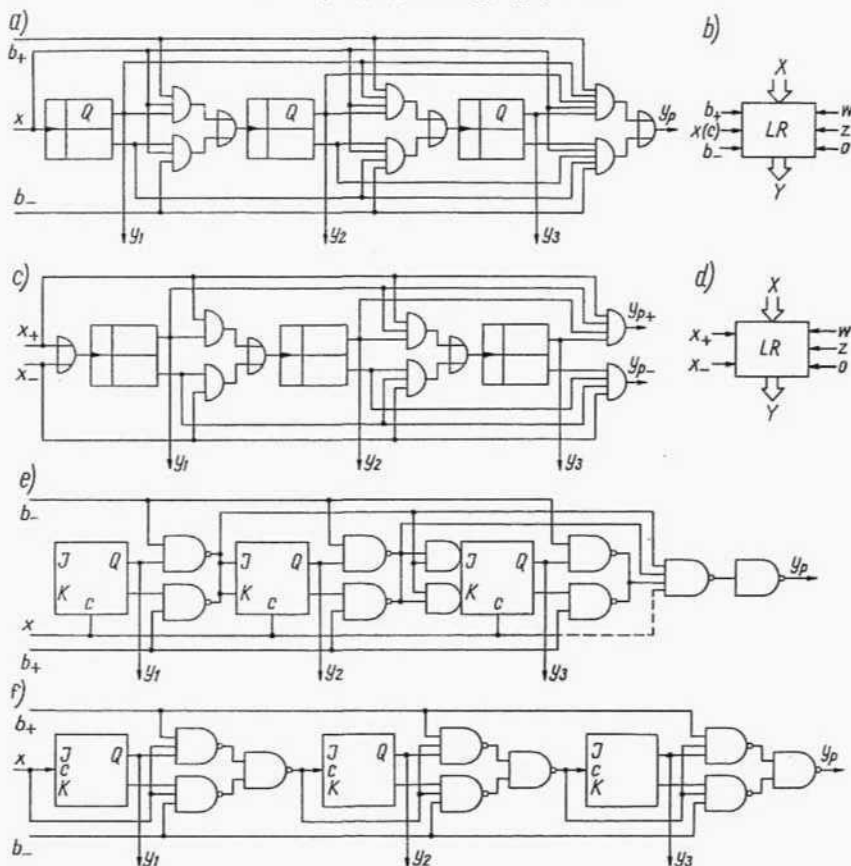
Licznik dwuwejściowy przekształca się na jednowejściowy za pomocą dwóch elementów I, gdyż

$$x_+ = x \cdot b_+ \quad x_- = x \cdot b_-$$

W rozwiązaniach takich jak na rys. 5-52a występują zależności:

$$t_2 = (b_+ Q_1 + b_- \overline{Q}_1) x$$

$$t_3 = (b_+ Q_1 Q_2 + b_- \overline{Q}_1 \overline{Q}_2) x \text{ itd.}$$



Rys. 5-52. Liczniki rewersyjne: a) z jednym wejściem; b) jego symbol; c) z dwoma wejściami; d) jego symbol; e) z połączeniem równoległym członów rozrządu; f) z połączeniem szeregowym członów rozrządu

Jeśli $b_+ \cdot b_- = 0$, to

$$t_3 = (b_+ Q_2 + b_- \overline{Q_2}) t_2 x$$

$$t_4 = (b_+ Q_3 + b_- \overline{Q_3}) t_3 t_2 x \text{ itd.}$$

Oznaczając przez R_i powtarzający się człon

$$R_i = b_+ Q_i + b_- \overline{Q_i}$$

otrzymuje się zależność

$$t_{i+1} = R_1 \cdot R_2 \dots R_i \cdot x \quad (i = 1, 2, \dots)$$

Związki te można wykorzystać przy budowaniu liczników z przerzutników JK z iloczynami na wejściu. Funkcje rozrządu R_i realizuje się jednakowymi układami w każdym stopniu, natomiast dla przerzutnika $(i+1)$ jest

$$J_{i+1} = K_{i+1} = R_1 \cdot R_2 \dots R_i \quad c = x$$

Ponieważ

$$R_i = \overline{b_+ \oplus Q_i} = b_- \oplus Q_i$$

więc do realizacji R_i można wykorzystać układy z rys. 5-11 (odpowiednio uproszczone, gdyż negacje argumentów są dostępne). W liczniku z rys. 5-52e zastosowano elementy NAND o zwartych wyjściach; często są one zastępowane elementami o funkcji $\overline{ab + cd}$.

Iloczynny wejściowy przerzutników mają zazwyczaj trzy wejścia, co ogranicza długość liczników o schemacie z rys. 5-52c do czterech stopni. Sygnał y_p umożliwia budowanie wielolicznikowych układów, przy czym stosowane są dwie wersje łączenia:

- y_p jest doprowadzany do wejścia J i K pierwszego przerzutnika w następnym liczniku, a sygnał x zasila wejścia c we wszystkich licznikach;
- y_p jest doprowadzany do wejść c następnego licznika (jest sygnałem x następnego licznika).

Druga wersja regeneruje sygnał taktujący (nie wymaga wzmacniania sygnału x), ale jest wolniejsza o czas reakcji układu realizującego sygnał y_p . Czas ten można zmniejszyć, doprowadzając sygnał x do iloczynu wyjściowego (rys. 5-52e).

Z wypisanych wyżej zależności dla podstawowego licznika z rys. 5-52a wynika, że

$$t_2 = R_1 \cdot x$$

$$t_3 = R_1 R_2 x = (R_1 x) R_2 = t_2 R_2$$

$$t_4 = R_1 R_2 R_3 x = (R_1 R_2 x) R_3 = t_3 R_3 \text{ itd.}$$

czyli

$$t_{i+1} = t_i \cdot R_i \quad (i = 1, 2, \dots)$$

Zależność ta umożliwia budowanie względnie prostych liczników rewersyjnych, które różnią się od poprzednich tym, że ich człony rozrządu pracują nie równolegle, lecz szeregowo. Powoduje to również szeregowe działanie przerzutników i dlatego układy te pracują wolniej. Przykład rozwiązania jest pokazany na rys. 5-52f. Można też R_i realizować specjalnym układem, a iloczyn $t_i R_i$ w wejściowych członach iloczynu przerzutników \mathcal{JK} , co prowadzi do modyfikacji układu z rys. 5-52e.

Jeśli w procesie odejmowania zawartość licznika przekroczy zero, to otrzymane liczby będą przedstawione w zapisie dopełniającym (uzupełnienia do dwóch), np. po 0 będzie 11...1, potem 11...10 itd. Będą to już liczby ujemne. Gdy wiadomo, że zawartość licznika N spełnia nierówność

$$-2^n < N < 2^n$$

to budując licznik z $n+1$ przerzutników, uzyskuje się z ostatniego przerzutnika bit znaku 0 — dla liczb dodatnich, 1 — dla ujemnych.

Dekady rewersyjne można budować — podobnie jak jednokierunkowe — na podstawie syntezy formalnej, albo przez modyfikację kodu naturalnego (wprowadzanie przeskoków).

Tablica przejść licznika z kodem 8421 jest przedstawiona na rys. 5-53a. Otrzymuje się z niej (dla przerzutników \mathcal{JK}):

$$\mathcal{J}_A = K_A = 1$$

$$\mathcal{J}_B = b_+ A \bar{D} + b_- (\bar{A} C + \bar{A} D)$$

$$K_B = b_+ A + b_- \bar{A}$$

$$\mathcal{J}_C = b_+ A B + b_- \bar{A} D$$

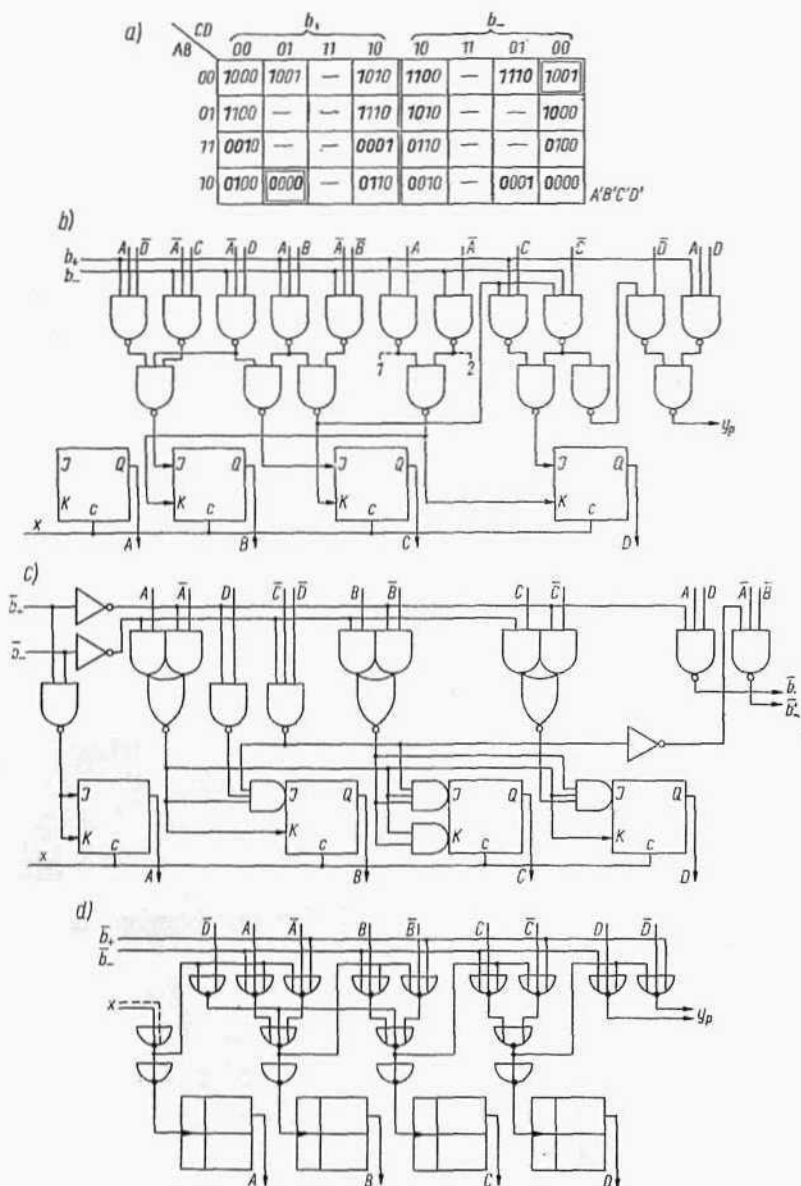
$$K_C = b_+ A B + b_- \bar{A} \bar{B}$$

$$\mathcal{J}_D = b_+ A B C + b_- \bar{A} \bar{B} \bar{C} =$$

$$K_D = b_+ A + b_- \bar{A} = K_B$$

$$= (b_+ C + b_- \bar{C}) K_C$$

Odpowiedni układ przedstawiono na rys. 5-53b. Następna dekada powinna zmieniać stan, gdy rozpatrywana przechodzi z cyfry 9 na 0



Rys. 5-53. Dekady rewersyjne: a) tablica przejść dla kodu 8421; b,c) układy z kodem 8421 (I); d) układ z kodem II

przy dodawaniu, albo z 0 na 9 przy odejmowaniu (wyróżnione kratki na rys. 5-53a). Przy uwzględnieniu pozycji nieokreślonych będzie więc

$$y_p = b_+AD + b_- \overline{A}\overline{B}\overline{C}\overline{D}$$

Dla zmniejszenia obciążenia sygnałów A i b można układ z rys. 5-53b zmodyfikować, wprowadzając zanegowane sygnały 1 i 2 zamiast czynników b_+A oraz b_-A w pozostałych iloczynach.

Układ o zasadzie działania przedstawionej na rys. 5-52e można uczynić dekadą przez zablokowanie wynikających z tablicy przejść pozycji, na których praca w kodzie naturalnym jest odmienna od pracy dekadą. Rozwiązanie takie z inną realizacją rozrządu i uproszczeniem iloczynów pokazano na rys. 5-53c. Zastosowano tu jeszcze odmienny od innych system przeniesień za pomocą sygnałów b . Wprowadzając $f_A = K_A = b_+ + b_-$ uzależniono działanie dekadą od obecności sygnału 1 na którymś z wejść b . Jeśli $b'_+ = b_+AD$ oraz $b'_- = b_- \overline{A}\overline{B}\overline{C}\overline{D}$, to sygnały b'_+ oraz b'_- zastępują sygnał y_p . Przy realizowaniu funkcji elementami NAND jest wygodniej stosować negacje sygnałów b ; rozwiązanie z rys. 5-53c zapewnia regenerację tych sygnałów.

Licznik z rys. 5-53d jest odmianą układu z rys. 5-52f. Pojemność $P = 10$ uzyskano przez wymuszenie przeskoku w kodzie naturalnym; przy $xD = 1$ jest $t_A = t_B = t_C = 1$, co powoduje przeskok z (0001) na (1111) (w kolejności $ABCD$) przy dodawaniu, oraz z (1111) na (0001) — przy odejmowaniu. Licznik pracuje więc w kodzie II.

Podane przykłady obrazują częściej spotykane struktury, rozwiązania przeniesień, rodzaje połączeń itp. Przez inne połączenie tych cech można uzyskać wiele innych układów.

5.5.6. DZIELNIKI I PODZIELNIKI

Każdy licznik o pojemności P może pracować jako *dzielnik częstotliwości* o stosunku podziału P , gdyż na P impulsów na wejściu x generuje jeden impuls na wyjściu y_p .

Niekiedy potrzebny jest dzielnik o zmiennej pojemności zadawanej w postaci liczby dwójkowej. Ogólny schemat takiego układu przedstawiono na rys. 5-54a. Gdy licznik osiągnie stan 11...1 (same jedynki), pojawia się sygnał y , wpisujący do licznika równolegle liczbę S . Następny

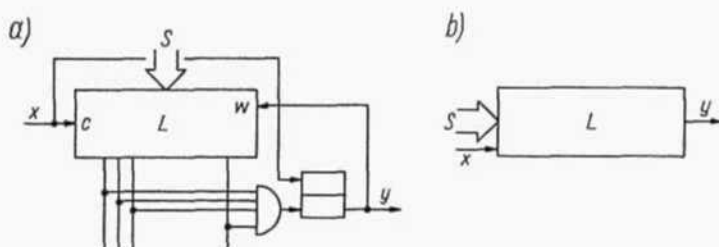
sygnał $y = 1$ pojawi się po $(2^n - S - 1)$ impulsach na wejściu x (jeśli licznik zlicza w kodzie naturalnym i ma n stopni), a więc

$$P = 2^n - (S + 1)$$

Łatwo można sprawdzić, że jeśli w liczbie dwójkowej n -bitowej S zane-guje się wszystkie bity, to powstanie liczba \bar{S} , związana z S zależnością

$$\bar{S} = 2^n - (S + 1)$$

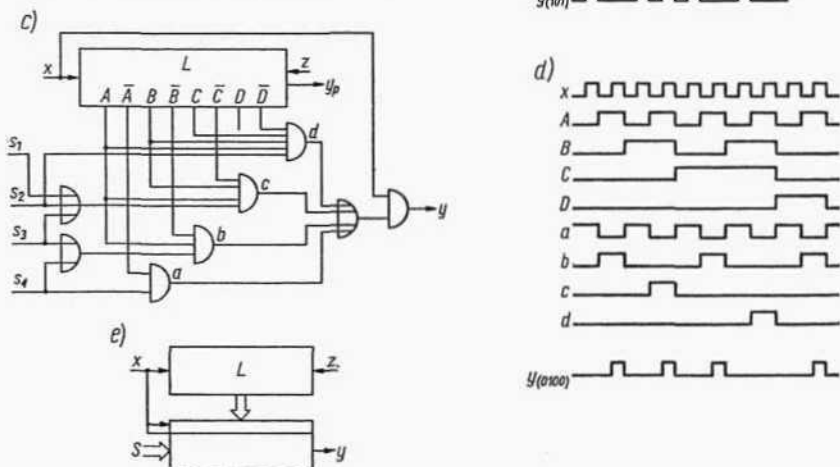
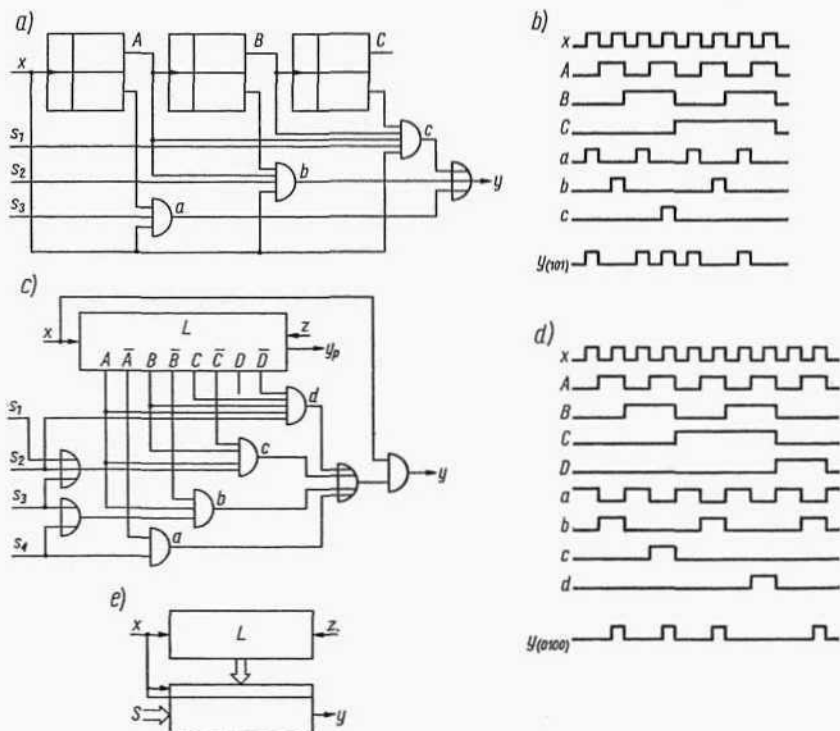
Wynika stąd, że w układzie z rys. 5-54a jest $P = \bar{S}$, czyli pojemność dzielnika jest taka, jaka jest liczba \bar{S} .



Rys. 5-54. Dzielnik częstotliwości o pojemności zmiennej: a) schemat ogólny; b) symbol

Zadaniem przerzutnika jest formowanie impulsów wyjściowych i wpisujących.

W wielu zastosowaniach jest przydatny układ zwany *podzielnikiem*, który na każdą serię o P impulsach wejściowych odpowiada impulsami wyjściowymi o liczbie S . Zasadę działania takiego układu wyjaśnia rys. 5-55a, b. Pojemność licznika $P = 8$ określa podstawowy cykl pracy. Jeśli $s_1 = s_2 = s_3 = 1$, to w czasie tego cyklu na wyjściu a pojawiają się 4 impulsy, na wyjściu b — 2 impulsy i na wyjściu c — 1 impuls. System połączeń sprawia, że impulsy te nie pokrywają się w czasie, a więc suma logiczna sygnałów a , b i c umożliwia uzyskanie ciągu impulsów, odpowiadającego sumie arytmetycznej ciągów składowych. Przez bramkowanie sygnałów a , b , c sygnałami wejściowymi s można formować ciągi wyjściowe o liczbie impulsów od 0 do 7. Kod liczby $S = (s_3 s_2 s_1)$ ma wagi 421, gdyż tyle jest impulsów w odpowiednich ciągach a , b , c . Również przy większych pojemnościach licznika, jeśli jego kod jest naturalny, to kod S jest też naturalny (dla $P = 2^n$ jest $0 \leq S < P$).



Rys. 5-55. Podzielniki: a) układ podstawowy z kodem naturalnym; b) jego wykres czasowy; c) dekada z kodem 8421 (dla L i S); d) jej wykres czasowy; e) oznaczenie schematowe

Gdy ma być $P = 10$, zastosowanie licznika z kodem 8421 i bramek z sygnałami a , b , c , d tworzonymi jak poprzednio, daje w rezultacie przebiegi z rys. 5-55d (sygnały a , b , c , d przy $S = 10$). Dłuższe czasy trwania impulsów wynikają z odmiennego rozwiązania wprowadzania sygnału x w odpowiednim układzie (rys. 5-55c). Z wykresu czasowego wynika, że ciągi a , b , c , d mają 5,3,1 i 1 impuls, a więc dla zachowania kodu S z wagami 8421 należało układ rozbudować o prosty człon korekcyjny, złożony z dwóch elementów LUB. Dekady podzielników można łączyć, dodając układ sterowania.