W podobny sposób jak układ z rys. 5-34d mogą być budowane tzw. *układy sekwencyjne liniowe*, w których

$$Q_{i+1} = Q_i \oplus S_i$$

przy czym S_i może być sygnałem wejściowym x, stanem Q_j albo stałą 0. Układy takie są wykorzystywane jako generatory ciągów kodowych.

Innym interesującym układem rejestru przesuwającego, w którym na sygnałach między sąsiednimi przerzutnikami dokonywane są działania logiczne, jest układ do zamiany naturalnego kodu dwójkowego w kod dwójkowo-dziesiętny 8421. Zamiana ta jest realizowana na liczbach wprowadzanych szeregowo od bardziej znaczących bitów, a układ składa się z odpowiedniej liczby jednakowych bloków dekady. Zasada działania jest następująca:

— jeśli zawartość dekady rejestru $(Q_4Q_3Q_2Q_1)$ tworzy liczbę mniejszą od 5, to wiadomo, że po wpisaniu następnego bitu zawartość dekady nie przekroczy liczby 9, więc nie jest potrzebna żadna korekcja stanu rejestru;

— jeśli zawartość dekady tworzy liczbę większą od 4, to po następnym impulsie taktującym powstanie liczba większa od 9, która powinna zostać skorygowana, tak aby powstał sygnał przeniesienia do następnej dekady $(Q_5 = 1)$ i odpowiednia reszta w dekadzie rozważanej.

Na przykład stan (0100) może w sposób naturalny dla rejestru zmienić się w $(100x_0)$ natomiast stan (0110) musi być skorygowany w następnym takcie na $1_-(001\,x_0)$. Wszystkie możliwe przejścia opisuje tablica z rys. 5-35. Pominięto w niej Q_1', gdyż $Q_1' = x_0$. Jedną z możliwych realizacji dekady przedstawiono na rys. 5-36. Wyjście $y_p = Q_5$ jest wejściem następnej dekady; na x_0 przychodzi liczba wejściowa. Liczbę w kodzie 8421 można też wyprowadzać równolegle, z wyjść $y_4y_3y_2y_1$.

5.5. LICZNIKI

5.5.1. UKŁADY PODSTAWOWE

Licznikami nazywane są układy służące do zliczania impulsów. Ogólne zasady ich projektowania i odpowiednie przykłady podane były w p. 4.4.3 i 4.4.4, w których wprowadzono podział na ***liczniki równoległe*** (zwane też *synchronicznymi*) oraz *szeregowe* (*asynchroniczne*).

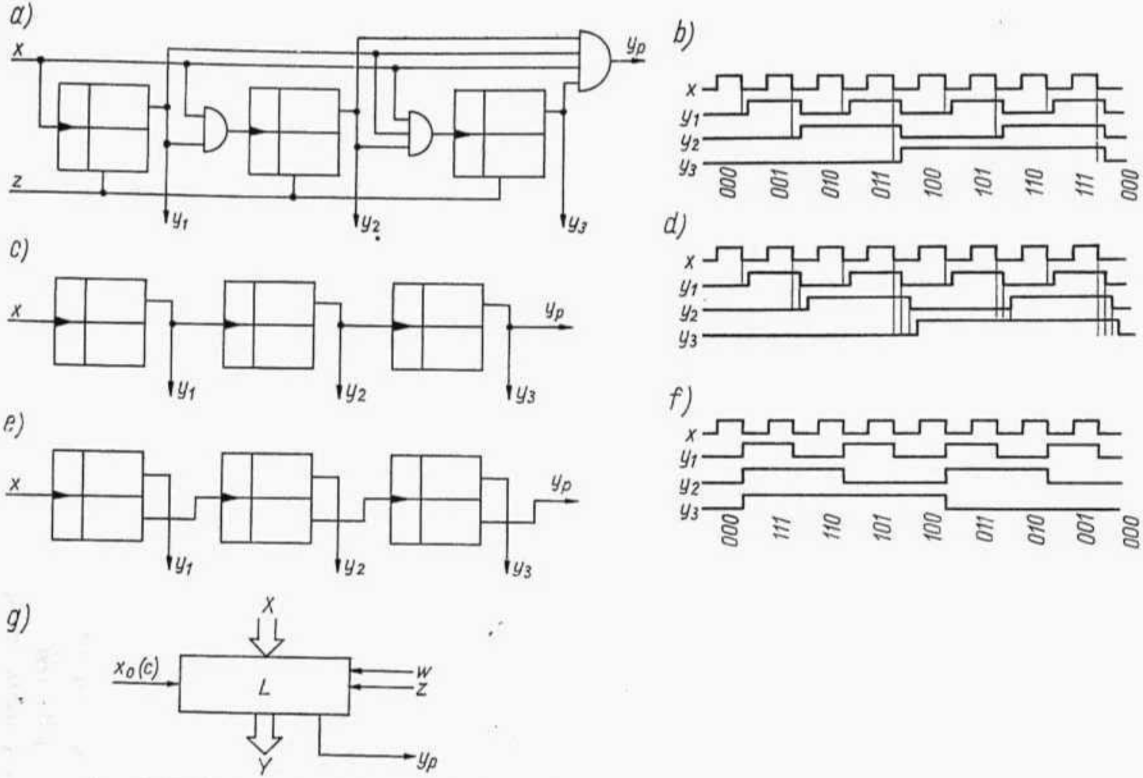
Zasady budowania liczników równoległych wyjaśnia rys. 5-37a. Podstawowym elementem jest przerzutnik typu t, a elementy I przygotowują sygnał wzbudzenia co sprawia że bezpośrednią przyczyną zmiany stanu odpowiednich przerzutników jest zmiana wartości x. Ustalenie się nowej liczby w liczniku następuje po czasie równym czasowi przerzutu najpowolniejszego przerzutnika (rys. 5-37b) i zwiększonemu o czas przenoszenia sygnału przez element I. Elementy iloczynu w kolejnych stopniach mają coraz więcej wejść i obciążają przerzutniki co ogranicza dopuszczalną liczbę stopni.

Licznik szeregowy jest prostszy (rys. 5-37*c*), ale szeregowe działanie jego przerzutników sprawia że ustalenie się nowej liczby w liczniku następuje — w najgorszym przypadku — po czasie będącym sumą czasów przerzutu wszystkich przerzutników (rys. 5-37d). Może to powodować komplikacje przy odczytywaniu stanu licznika gdyż np. zmiana zawartości z liczby 3 na 4 odbywa się w sekwencji: 011–010–000–100. Mimo tych wad liczniki szeregowe są często stosowane w układach automatyki, gdyż szybkość działania nie jest zazwyczaj istotnym ograniczeniem, okresy przejściowe można ominąć dodatkowym bramkowaniem (przy dekodowaniu stanu), natomiast ważną zaletą jest prosta budowa i mała liczba elementów.

Oprócz podziału na liczniki szeregowe i równoległe duże znaczenie ma podział na liczniki dodające i odejmujące.

Liczniki dodające (*liczące w przód, proste*) po każdym impulsie wejściowym zwiększają liczbę zapisaną w liczniku o 1. Układy z rys. 5-37a,c są właśnie takimi licznikami (określenie „dodające" często się pomija, gdyż ten typ liczników spotyka się najczęściej).

Liczniki odejmujące (*liczące w tył, odwrotne*) po każdym impulsie wejściowym zmniejszają zawartość o 1. Uzyskuje się to przez zamianę sygnałów Q_i na $\bar{Q}_i$ w funkcjach wzbudzeń przerzutników. Jeśli stan $(Q_3Q_2Q_1)$ licznika wynosił np. (010), to licznik dodający wygeneruje następny stan (011), jeśli jednak swe działanie opiera na stanie $(\bar{Q}_3\bar{Q}_2\bar{Q}_1)$ to po (101) przejdzie do (110), co odpowiada (na wyjściach bez negacji) stanowi (001). W ten sposób ta sama struktura może zwiększać albo zmniejszać zawartość licznika, w zależności od tego, czy działa na pod-



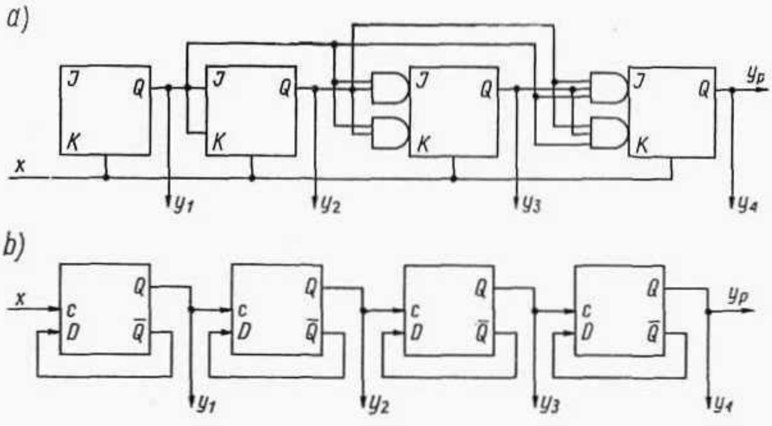
Rys. 5-37. Schematy i wykresy czasowe liczników: równoległego (a,b); szeregowego (c,d) i szeregowego odwrotnego (e,f) oraz symbol ogólny licznika (g)

stawie stanów Q_i czy $\bar{Q}_i$. Na rys. 5-37e pokazano schemat szeregowego licznika odejmującego, a na rys. 5-37f — jego wykres czasowy (przy czym pominięto dla uproszczenia stany przejściowe licznika).

Liczniki o strukturze jak na rys. 5-37 charakteryzują się tym, że przy n stopniach mogą mieć 2^n różnych stanów odpowiadających kolejnym liczbom od 0 do 2^n-1 (w naturalnym kodzie dwójkowym). Startując od stanu A, po 2^n impulsach wejściowych dochodzą znów do stanu A, a więc pracują *modulo* 2^n (inaczej mówiąc, mają pojemność 2^n).

Jeśli przerzutniki licznika mają wejścia typu w — można je wykorzystać do równoległego wpisywania liczb, tak jak w rejestrach. W związku z tym układy liczników są niekiedy rozbudowywane zespołami elementów bramkujących wpisywanie równoległe za pomocą sygnału w. Wszystkie liczniki mają wejście ogólnego zerowania (albo ustawiania w wybrany stan) — z; na rysunkach ta szyna będzie pomijana. Kierunek zliczania może być w symbolu blokowym (rys. 5-37g) wyróżniony znakiem L_+ albo L_-. Wyjście y_p umożliwia współpracę z innymi licznikami. Jeśli występują sygnały wpisywane równolegle (x_1 x_2, ..., x_n), sygnał zliczany x jest oznaczany przez x_0.

Naturalnym elementem liczników jest przerzutnik typu t, ale może on być realizowany w różny sposób np. jako *JKt* albo *Dt* (tabl. 2-4).



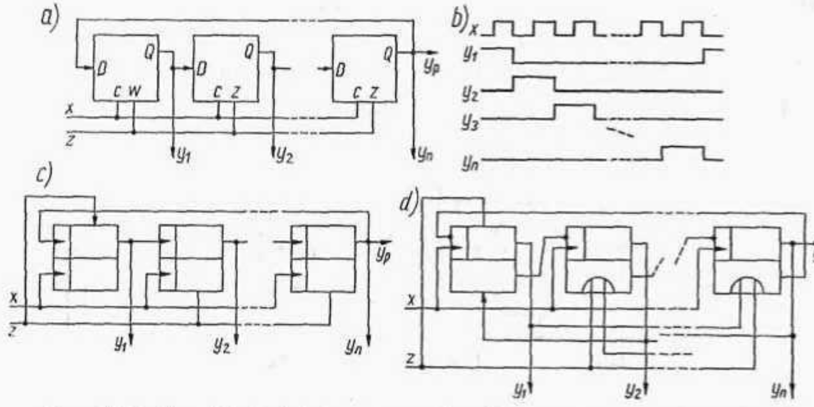
Rys. 5-38. Przykłady liczników z przerzutnikami synchronizowanymi: a) licznik równoległy; b) licznik szeregowy

Przykłady zastosowania tych przerzutników przedstawiono na rys. 5-38. Bramkujące działanie wejść J i K wykorzystano do budowy układu równoległego, a proste elementy D — do układu szeregowego (sygnałów $J = K = 1$ nie pokazano na rysunku).

Według określeń przyjętych przy syntezie układów, wersja licznika z rys. 5-38a jest układem asynchronicznym, gdyż nie wykorzystuje impulsów taktujących (x jest wejściem układu). Jednakże w wielu przypadkach sygnał x ma charakter sygnału taktującego, a podstawowa informacja jest wpisywana równolegle; układ należałoby wówczas uważać za synchroniczny i wejście x zamienić na c. W zależności od potrzeb stosowane będą obie te wersje.

5.5.2. LICZNIKI PIERŚCIENIOWE

Odrębną grupę liczników stanowią układy o kodzie wyjściowym „1 z n", zwane *licznikami pierścieniowymi*. Strukturalnie najprostszym licznikiem tego typu jest rejestr przesuwający z wpisaną jedną jedynką

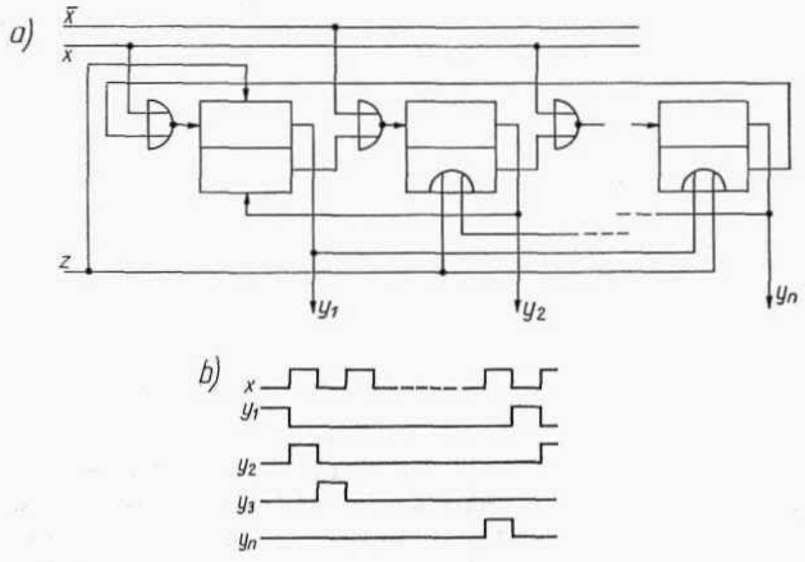


Rys. 5-39. Liczniki pierścieniowe i rozwiązania dynamiczne (a,c,d), wykres czasowy (b)

(rys. 5-39a,b), która po każdym impulsie wejściowym jest przesuwana do następnego przerzutnika. Jeśli ostatni stopień jest połączony z pierwszym tworząc „pierścień", to licznik o n stopniach liczy *modulo n*. Sprzężenie można zlikwidować, ale wówczas przed każdym cyklem liczenia musi być wpisany stan początkowy, tzn. $y_1 = 1$, $y_2 = \cdots = y_n = 0$. Zamiast

$D_1 = y_n$, jak w układzie z rys. 5-39a, można przyjąć $D_1 = \bar{y}_1\bar{y}_2 \ldots \bar{y}_{n-1}$. Uzyskanie tego sygnału wymaga użycia dodatkowego elementu, ale wówczas ostatni przerzutnik staje się zbędny, gdyż $y_n = D_1$. Ponadto zmodyfikowany układ ma tę własność, że startując z dowolnego stanu po odpowiedniej liczbie taktów sam doprowadza się do stanu początkowego, korygując tym ewentualne błędy w pracy (np. pojawienie się dwóch jedynek).

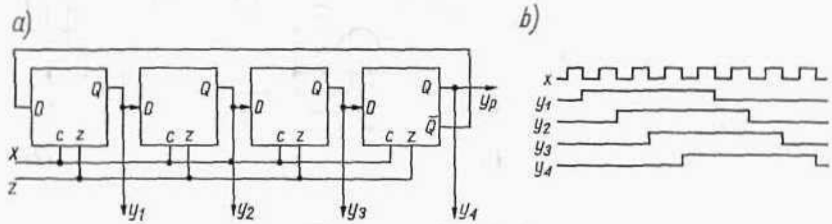
Jeśli licznik pierścieniowy ma być budowany z przerzutników z bramkami impulsowymi, realizacja wg rys. 5-34b bardzo obciąża sygnał wejściowy i dlatego stosowane są nieco inne rozwiązania. W układzie z rys. 5-39c zakończenie impulsu wejściowego wymusza stan 0 we wszystkich przerzutnikach, a ponieważ w stanie 1 był tylko jeden z nich,



Rys. 5-40. Licznik pierścieniowy statyczny

jego wyzerowanie powoduje wpisanie stanu 1 do następnego przerzutnika. Występują tu więc stany przejściowe w postaci zerowej zawartości licznika. W układzie z rys. 5-39d przerzutnik o stanie 1 przygotowuje do zmiany stanu następny przerzutnik za pomocą bramki impulsowej. Zbocze impulsu wejściowego wpisuje do przygotowanego w ten sposób przerzutnika stan 1, a to powoduje wyzerowanie poprzedniego przerzutnika. Występuje tu więc stan przejściowy, w którym dwa przerzutniki mają stan 1.

Liczniki pierścieniowe można też budować w wersji statycznej. Przykład takiego układu jest podany na rys. 5-40a. Jego działanie jest nieco odmienne od opisanych poprzednio, gdyż zmiana stanu następuje dwa razy w ciągu jednego okresu przebiegu wejściowego (rys. 5-40b). Przerzutnik o stanie 1 przygotowuje do zmiany stanu następny przerzutnik za pomocą elementu NOR. Działające na przemian sygnały x i $\bar{x}$ sprawiają, że stan 1 utrzymuje się w przerzutniku przez czas trwania impulsu albo przerwy x. Gdyby, choć przez krótką chwilę, wszystkie sygnały bramkujące NOR'y (x i $\bar{x}$) miały wartość 0, stan 1 z pierwszego przerzutnika przenosiłby się do dostępnych z szybkością reakcji przerzutników. Zerowanie jest tu rozwiązane tak jak w układzie poprzednim. Sposób wpisywania stanu 1 sprawia, że ta wersja licznika może być stosowana tylko przy parzystej liczbie stopni n.

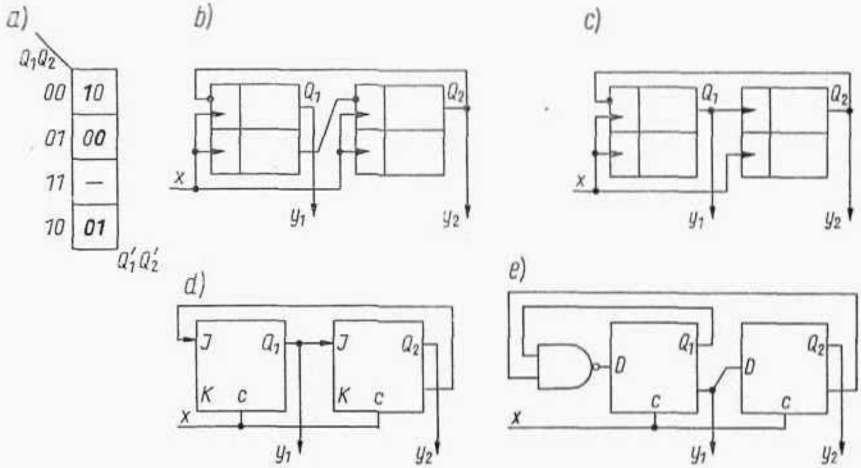


Rys. 5-41. Licznik pseudopierścieniowy

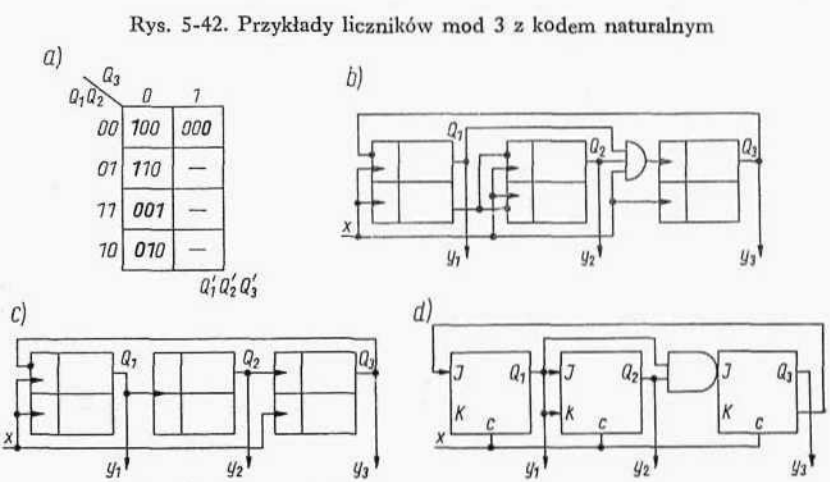
Zaletą liczników pierścieniowych jest to, że zastępują licznik z kodem naturalnym i dekoder, ale wadą jest duża liczba elementów. Rozwiązaniem w pewnym sensie kompromisowym jest licznik, pracujący w *kodzie pseudopierścieniowym* (np. VI). Układ o n stopniach ma $2n$ różnych stanów, a odpowiedni dekoder jest bardzo prosty. Typowy licznik pseudopierścieniowy jest pokazany na rys. 5-41a, natomiast jego wykres czasowy — na rys. 5-41b. Jak widać — układ jest rejestrem przesuwającym, w którym $D_1 = \bar{Q}_n$. Przerzutnik typu D może być zastąpiony innym równoważnym układem, zawsze jednak przerzutniki działają równolegle, a więc czas ustalania się zawartości jest w licznikach pseudopierścieniowych taki jak w równoległych licznikach z kodem naturalnym.

5.5.3. LICZNIKI O ZADANEJ POJEMNOŚCI

Spośród opisanych wyżej liczników tylko liczniki pierścieniowe można było łatwo przystosować do żądanej pojemności, jako że ich pojemność P równa jest liczbie stopni n. W licznikach pseudopierścieniowych jest $P = 2n$, a w układach z kodem naturalnym — $P = 2^n$. Te — niejako naturalne — pojemności liczników nie zawsze są odpowied-



Rys. 5-42. Przykłady liczników mod 3 z kodem naturalnym

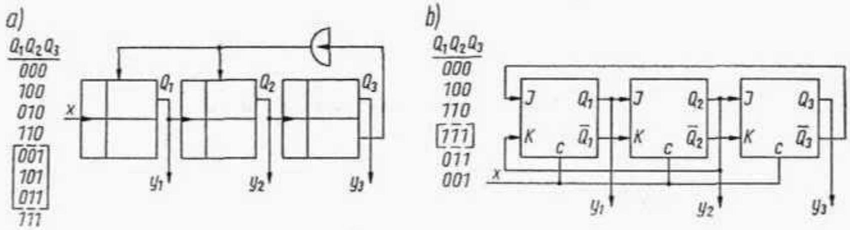


Rys. 5-43. Przykłady liczników mod 5 z kodem naturalnym

nie i dlatego istnieje ważny problem projektowania liczników o dowolnej, zadanej pojemności. Możliwych metod jest wiele, ale na szczególną uwagę zasługują trzy z nich:

— synteza formalna,
— wymuszanie przeskoków w kodzie,
— tworzenie układów wielolicznikowych.

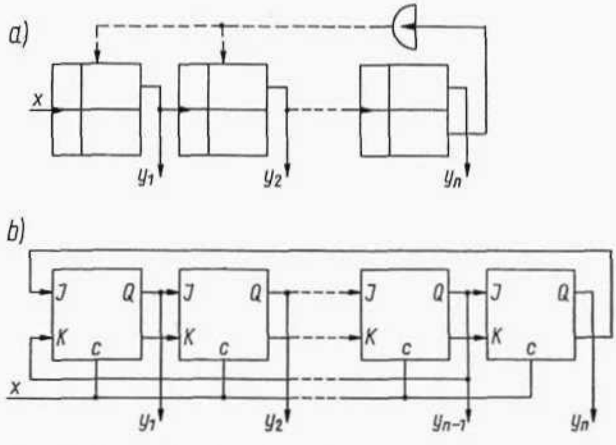
Synteza formalna polega na stosowaniu metod z p.4.4; umożliwia ona wybór układu optymalnego, jeśli zadany jest kod licznika, a liczba stopni n nie jest zbyt duża (przy $n \leqslant 5$ stosowanie tablic Karnaugha ułatwia syntezę). Kilka wersji licznika mod 3 z kodem naturalnym, uzyskanych na podstawie tablicy przejść opisanymi wyżej metodami przedstawiono na rys. 5-42. Układ c jest szeregowy, pozostałe są równoległe. Korzyści z zastosowania wersji równoległej są bardziej widoczne w przypadku licznika mod 5 z kodem naturalnym. Przykłady takich liczników pokazano na rys. 5-43; układ c jest szeregowy. W podobny sposób można projektcwać układy z innym kodem i o większej pojemności.



Rys. 5-44. Liczniki mod 5 z przeskokiem wymuszonym: a) w kodzie naturalnym; b) w kodzie pseudopierścieniowym

Jeśli kod nie jest zadany, a pragnie się zachować prostą strukturę licznika, można wykorzystać *układy z wymuszonym przeskokiem* (*skrócone*). W układach z kodem naturalnym przeskok wprowadza się najprościej na pozycji, gdy $Q_n = 1$, a pozostałe przerzutniki są w stanie 0. Zmiana Q_n z 0 na 1 jest wykorzystywana do wpisania stanu 1 w odpowiednie przerzutniki, przy czym wpisana liczba stanowi jednocześnie liczbę opuszczonych pozycji kodu naturalnego. Na rys. 5-44a przedstawiono taki układ dla licznika mod 5. Ponieważ $2^3 = 8$ — w kodzie naturalnym należy przeskoczyć trzy pozycje i dlatego element impulsowy wpisuje liczbę 3. Zalety tego rozwiązania to prosta struktura układu, łatwość zmiany pojemności, niewielka liczba elementów. Wadą jest krótkotrwałe pojawianie się stanu (00...01) w chwili realizowania przeskoku, a także narzucona postać kodu niewagowego. Przeskoki mogą być wprowadzone również na innych pozycjach kodu np. przez zerowanie licznika po dojściu do liczby P, ale ich realizacja jest zwykle trudniejsza i wykorzystuje wejścia zerujące z przerzutników, które są też zajmowane przez zerowanie ogólne.

Przeskok w licznikach pseudopierścieniowych sprowadza się do wykluczenia jednej tylko pozycji kodu, dla zmiany pojemności z $P = 2n$ na $P = 2n-1$. Najłatwiej jest przeskoczyć stan wyrażony samymi jedynkami, żądając aby po pojawieniu się $Q_{n-1} = 1$ było $Q_1 = 0$. Tak zbudowany licznik mod 5 jest pokazany na rys. 5-44*b*.

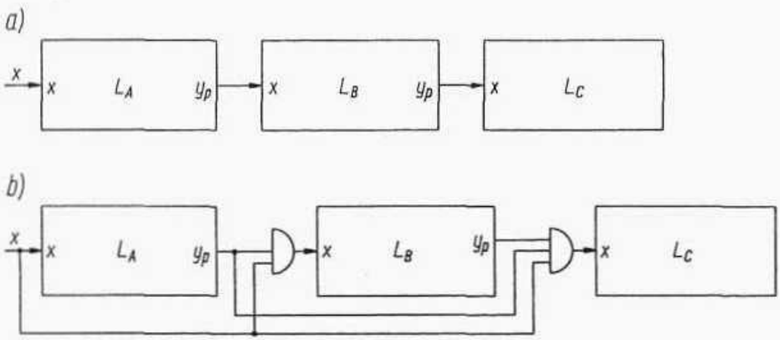


Rys. 5-45. Ogólne schematy liczników z przeskokiem wymuszonym: a) w kodzie naturalnym; b) w kodzie pseudopierścieniowym

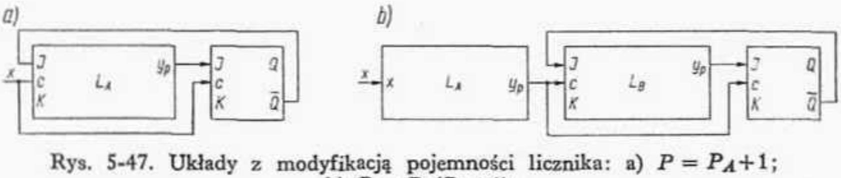
Rozwiązania z rys. 5-44 można uogólnić, otrzymując struktury jak na rys. 5-45. Układ a) umożliwia uzyskanie dowolnej pojemności P, przez wpisywanie (sygnałem elementu impulsowego) liczby $2^n - P$. Licznik może być szeregowy lub równoległy. W układzie b) uzyskuje się pojemności będące liczbą nieparzystą. Jeśli licznik jest budowany z przerzutników D to $D_1 = \overline{Q}_{n-1} \cdot \overline{Q}_n$, a dla pozostałych: $D_{n+1} = Q_i$. Tak skrócony licznik pseudopierścieniowy jest rozwiązaniem optymalnym dla pojemności 3 (z możliwością drobnych uproszczeń jak na rys. 5-12d), 5 i 9, ale często jest stosowany i przy innych wartościach P. Jeśli w układzie z rys. 5-45b wprowadzi się zmianę, tak aby było $K_1 = \overline{Q}_n$ (czyli $T_1 = \overline{Q}_n$), to uzyska się licznik równoległy o minimalnej liczbie przerzutników i pojemnościach z szeregu: 3,7,15,21,63,..., ale o nietypowym, niewagowym kodzie.

Liczniki o pojemności większej od 10 buduje się najczęściej w postaci *układów wielolicznikowych*, przez połączenie mniejszych liczników, o prostej strukturze i łatwiejszych do zaprojektowania. Liczniki takiego układu mogą pracować szeregowo lub równolegle, w zależności od sposobu wprowadzania sygnałów wejściowych (rys. 5-46). Czas ustalania się zawartości w pierwszym przypadku jest sumą odpowiednich czasów poszczególnych liczników, natomiast w układzie równoległym jest równy czasowi ustalania się najwolniejszego licznika.

Możliwe jest szeregowe łączenie liczników równoległych, równo-



Rys. 5-46. Łączenie liczników: a) szeregowe; b) równoległe



Rys. 5-47. Układy z modyfikacją pojemności licznika: a) $P = P_A+1$; b) $P = P_A(P_B+1)$

ległe — szeregowych itd., ale z pewnymi warunkami dla sygnałów y_p. Przy łączeniu szeregowym czas trwania stanu $y_p = 1$ nie jest istotny, ważna jest jedynie zmiana z 1 na 0. Przy łączeniu równoległym sygnał $y_p = 1$ powinien się pojawiać tylko w tych taktach, w których ma nastąpić zmiana stanu następnego licznika, a więc zazwyczaj y_p pochodzi ze specjalnego elementu I, wybierającego ostatni stan licznika. Tak więc układ z rys. 5-37a jest przystosowany do łączenia równoległego, natomiast inne opisane wyżej liczniki mogą być łączone tylko szeregowo.

W obydwu rozwiązaniach z rys. 5-46 pojemność całkowita jest iloczynem pojemności liczników składowych: $P = P_A \cdot P_B \cdot P_C$. Umożliwia to zastąpienie projektowania licznika o dużej pojemności — projektowaniem kilku liczników o mniejszej pojemności (jeśli P nie jest liczbą pierwszą), np. zamiast $P = 12$ można napisać $P = 4 \cdot 3$, co prowadzi do prostego układu. Realizacja liczników składowych jest szczególnie prosta, jeśli ich pojemność wynosi 2^n i dlatego, rozbijając P na czynniki, należy przede wszystkim wyłączać czynniki o wartościach 2^n. W przypadku pojemności nieparzystych może być pomocne rozwiązanie z rys. 5-47a, o pojemności $P = P_A + 1$. Wejścia J, K, c licznika dotyczą pierwszego przerzutnika w liczniku. Łatwo zauważyć, że rozwiązanie z rys. 5-42d jest szczególnym przypadkiem tego układu. Przez dołączenie jeszcze jednego licznika (rys. 5-47b) uzyskuje się $P = P_A(P_B + 1)$; podstawiając ten układ zamiast L_A w układzie z rys. 5-47a otrzymuje się $P = P_A(P_B + 1) + 1$ itd. Tego typu zależności umożliwiają łatwą realizację dowolnych liczników, ale nie zawsze optymalnych pod względem liczby przerzutników. Na przykład przy $P = 19$ można napisać $P = 2(8 + 1) + 1$, co wymaga użycia sześciu przerzutników, zamiast niezbędnych pięciu.

5.5.4. DEKADY

Liczniki o pojemności 10 (*dekady*) stanowią tak rozpowszechnioną grupę liczników, że zasługują na odrębne omówienie.

Liczniki dodające w kodzie 8421 projektuje się na podstawie tablicy z rys. 4-53a. Przykłady rozwiązań równoległych przedstawiono na rys. 5-48. W pierwszym układzie można pominąć połączenia narysowane linią przerywaną, co zmniejszy liczbę elementów i obciążenie sygnału x, ale zmieni układ z typowo równoległego na szeregowe połączenie przerzutnika z równoległym licznikiem mod 5.