4. SYNTEZA UKŁADÓW SEKWENCYJNYCH

4.1. WIADOMOŚCI OGÓLNE

4.1.1. STRUKTURA I RODZAJE UKŁADÓW

Układy sekwencyjne, czyli układy z pamięcią, charakteryzują się tym, że takie same sygnały wejściowe mogą wywoływać różne sygnały wyjściowe, gdyż każdy sygnał wyjściowy zależy tu nie tylko od aktualnych sygnałów wejściowych, lecz także od sygnałów wejściowych w poprzednich chwilach czasowych, czyli od historii zdarzeń, zachodzących na wejściu układu. Uwzględnienie tej historii jest możliwe dzięki wprowadzeniu do układu *pamięci*. W pamięci tej nie notuje się wszystkich sygnałów wejściowych w czasie pracy układu, lecz tylko te niezbędne informacje, które są potrzebne, by uwzględnić w wytworzonych sygnałach wyjściowych przeszłość układu. Pamięć składa się z elementów pamięci, zdolnych zapamiętać 0 lub 1.

Dla uproszczenia opisu i zależności między sygnałami w układzie sekwencyjnym, jest wygodnie wprowadzić pewne zbiorcze określenia.

Stan wejść X to zespół równocześnie dostarczanych sygnałów wejściowych

$$X = (x_1 x_2 \dots x_n)$$

Stan wyjść Y to zespół równocześnie otrzymywanych sygnałów wyjściowych

$$Y = (y_1 y_2 \cdots y_m)$$

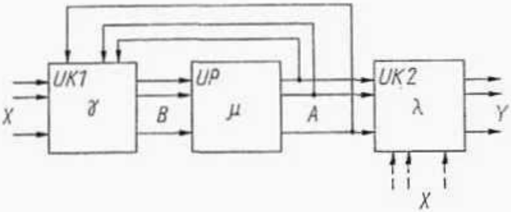
Stan wewnętrzny (*stan pamięci*) A to zespół równocześnie występujących stanów elementów pamięciowych (czyli sygnałów Q z tych elementów)

$$A = (Q_1 Q_2 \cdots Q_k)$$

Stan wzbudzeń B to zespół równocześnie występujących sygnałów wejściowych q elementów pamięciowych

$$B = (q_1, q_2, \ldots, q_l)$$

Wszystkie występujące tu sygnały x, y, Q i q są dwuwartościowe. Między k i l istnieje zależność $l \geqslant k$, gdyż element pamięciowy może mieć więcej niż jedno wejście.



Rys. 4-1. Schemat blokowy układu sekwencyjnego

Ogólny schemat blokowy układu sekwencyjnego jest przedstawiony na rys. 4-1, przy czym *UK* oznacza układ kombinacyjny, *UP* — układ pamięciowy, a ponadto w blokach są wpisane symbole realizowanych funkcji.

W układach kombinacyjnych pomijało się w rozważaniach ogólnych opóźnienie między zmianą sygnałów wejściowych i wyjściowych, gdyż nie miało ono żadnego wpływu na funkcje realizowane przez układ (o wyjątkach od tej zasady będzie mowa niżej). W układach sekwencyjnych czas odgrywa istotną rolę, więc powinien być uwzględniony w ogólnym opisie układu. Przyjmując, że kolejne bloki układu wprowadzają opóźnienia τ_1, τ_2 i τ_3, oraz wprowadzając dodatkowy parametr — czas — jako górny indeks, można na podstawie ogólnego schematu napisać:

$$Y^{t+\tau_3} = \lambda(A^t, X^t) \tag{4-1}$$

$$A^{t+\tau_2} = \mu(A^t, B^t) \tag{4-2}$$

$$B^{t+\tau_1} = \gamma(A^t, X^t) \tag{4-3}$$

Zależność $A^{t+\tau_2}$ od A^t we wzorze (4-2) kryje w sobie możliwość pamiętania stanu i wyraźnie określa powstanie „nowego” stanu wewnętrznego A

na podstawie „starego" stanu A i sygnałów wzbudzających B. Czasy τ_1 i τ_3 można pominąć, jako że określają opóźnienia w układach kombinacyjnych.

Podstawiając (4-3) do (4-2) można wyrugować B i uzyskać

$$A^{t+\tau} = \delta(A^t, X^t) \tag{4-4}$$

Dołączywszy do tego zmodyfikowaną zależność (4-1)

$$Y^t = \lambda(A^t, X^t) \tag{4-5}$$

uzyskuje się zespół równań, całkowicie opisujących zewnętrzne zachowanie się układu. Na podstawie aktualnego stanu pamięci A i stanu wejść X *funkcja przejść* δ określa nowy stan pamięci, a *funkcja wyjść* λ wyznacza stan wyjść Y. Dla tego nowego stanu A i jakiegoś X funkcja przejść wyznacza następny stan A, natomiast funkcja wyjść określa odpowiednie Y itd.

Układy opisane zależnościami (4-4) i (4-5) noszą nazwę *układów Mealy'ego*. Niekiedy zależność (4-5) przyjmuje postać

$$Y^t = \lambda'(A^t) \tag{4-6}$$

a odpowiedni układ jest nazywany *układem Moore'a*.

Inny istotny podział układów sekwencyjnych dotyczy synchronizmu ich pracy.

Układy asynchroniczne charakteryzują się tym, że sygnał 1 (0) na wejściu jest uważany za jeden sygnał, bez względu na czas trwania.

Układy synchroniczne wprowadzają przedział czasowy, zwany *taktem*; sygnał 1 (0) trwający przez l taktów jest uważany za l kolejnych sygnałów 1 (0). Realizuje się to w ten sposób, że specjalny generator impulsów taktujących, zwany *zegarem*, wyznacza momenty w których stan wejść oddziaływuje na stan pamięci. Tak więc liczba (11001) podawana szeregowo na wejście układu synchronicznego jest, przy odpowiednim taktowaniu, rzeczywiście przyjęta jako 11001, natomiast układ asynchroniczny odbierze ją jako 101, gdyż — bez dodatkowego sygnału — nie jest w stanie odróżnić kolejnych jedynek czy zer. Jeśli, obok przewidywanych sygnałów wejściowych, wprowadzi się jeszcze sygnał taktujący, to każdy układ synchroniczny można rozważać jako asynchroniczny. Rzadko jest to jednak opłacalne.

Taktom w układzie synchronicznym przypisuje się kolejne liczby naturalne, a ponieważ takt jest dla układu podstawową jednostką czasu, również czas określa się tymi liczbami. Zależności opisujące układ można więc zapisać w postaci:

$$A^{t+1} = \delta(A^t, X^t) \qquad Y^t = \lambda(A^t, X^t) \tag{4-7}$$

przy czym $t = 0,1,2,\ldots$ Postać ta jest często stosowana również do opisywania układów asynchronicznych, przy czym taktem nazywa się w nich okres czasu między kolejnymi zmianami wartości sygnałów wejściowych lub wyjściowych. Długość taktów może być różna.

W układach asynchronicznych stan A zmienia się bezpośrednio pod wpływem zmiany stanu X, przy czym w okresie przejściowym „nowy" stan X wraz ze „starym" stanem A określa (z funkcji δ), „nowy" stan A. Przy takim działaniu nie wykorzystuje się znajomości „starego" stanu X, a więc informacji zawartej w samej zmianie X, przez co traci się dużo informacji o sekwencji wejściowej. Można tego uniknąć, wprowadzając *stan dynamiczny wejść* $\frac{X^{t-1}}{X^t}$, określający dokładnie charakter zmian na wejściu układu. Wykorzystujący te stany dynamiczne układ będzie nazywany *układem dynamicznym* w odróżnieniu od rozważanych wyżej *układów asynchronicznych statycznych*, operujących wyłącznie stanami statycznymi X^t, Y^t, Z^t.

Układ dynamiczny można opisać następującymi równaniami:

$$A^{t+1} = \delta\left(A^t, X^t, \frac{X^{t-1}}{X^t}\right) \tag{4-8}$$

$$Y^t = \lambda\left((A^t, X^t, \frac{X^{t-1}}{X^t}\right) \tag{4-9}$$

Niekiedy celowe jest także wprowadzenie stanów dynamicznych wewnętrznych $\frac{A^{t-1}}{A^t}$, a wówczas najbardziej ogólny zapis układu ma postać:

$$A^{t+1} = \delta\left(A^t, \frac{A^{t-1}}{A^t}, X^t, \frac{X^{t-1}}{X^t}\right) \tag{4-10}$$

$$Y^t = \lambda\left(A^t, \frac{A^{t-1}}{A^t}, X^t, \frac{X^{t-1}}{X^t}\right) \tag{4-11}$$

4.1.2. SPOSOBY OPISYWANIA UKŁADU

Jednym z najbardziej powszechnych sposobów zadawania układu sekwencyjnego jest *opis słowny*, przyporządkowujący sygnałom wejściowym X, w odpowiednim porządku ich występowania, sygnały wyjściowe Y. W zależności od rodzaju przekształcenia i liczby zmiennych, opis ten może być bardzo prosty lub bardzo rozbudowany. Na przykład wymaganie — zbudować licznik, zliczający impulsy wejściowe w kodzie naturalnym dwójkowym od 0 do 15 — określa układ prawie jednoznacznie (można by jeszcze dodać czy liczy się impulsy rozpoczęte czy zakończone). Inne zadanie — układ, w którym przebieg A synchronizuje przebieg B — wymaga wielu dodatkowych ustaleń.

Niekiedy wygodnie jest przedstawiać działanie układu w postaci *ciągów zero-jedynkowych*, określających wartość i kolejność występowania stanów X i odpowiadających im stanów Y. Na przykład ciąg

$$\begin{array}{c|l} X = x & 01010101\ldots \\ \hline Y = y & 01100110\ldots \end{array}$$

jednoznacznie opisuje układ asynchroniczny, gdyż przedstawia jedyny możliwy ciąg wejściowy i, wykazujący cykliczność, ciąg wyjściowy, pozwalający przewidzieć dalsze zachowanie się układu. W przypadku układu synchronicznego należałoby jeszcze założyć, że jest to jedyny pojawiający się ciąg wejściowy (możliwości jest bowiem wiele).

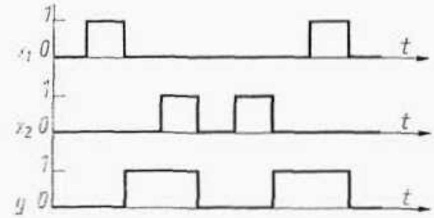
Przy większej liczbie sygnałów wejściowych lub wyjściowych długość ciągów niezbędnych do jednoznacznego opisania układu może być duża i wówczas przydatność tego sposobu staje się wątpliwa. Niekiedy w dalszej syntezie mogą pomóc odcinki ciągów, zawierające istotne informacje. Na przykład sumator szeregowy, dodający arytmetycznie dwie liczby dwójkowe wprowadzane szeregowo, może być opisywany odcinkami o postaci:

$$\begin{array}{c|lll} X & \ldots 010 & \ldots 001 & \ldots 0111 \\ & \underline{\ldots 000} & \underline{\ldots 001} & \underline{\ldots 0011} \\ \hline Y & \ldots 010 & \ldots 010 & \ldots 1010 \text{ itd.} \end{array}$$

Pewną odmianą ciągów są *wykresy czasowe*, chętnie stosowane zwłaszcza do opisywania układów asynchronicznych. Wszelkie procesy przejściowe są tu zwykle pomijane i każdy sygnał ma tylko dwa poziomy:

0 i 1. Najczęściej oś czasu nie jest skalowana, ale niekiedy może stanowić podstawę do oceny czasu, zwłaszcza w układach z elementami czasowymi. Przykład wykresu czasowego przedstawiony jest na rys. 4-2. O tym, że jest to wykres układu sekwencyjnego świadczy fakt, że identycznym stanom X odpowiadają różne stany Y.

Opis słowny, ciągi zero-jedynkowe i wykresy czasowe opisują tylko zewnętrzne sygnały układu i ich wzajemną korelację. Aby przystąpić do

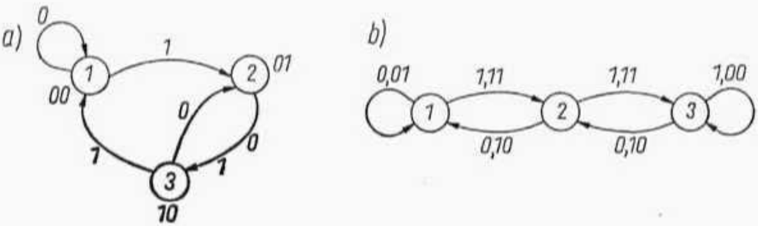


Rys. 4-2. Wykres czasowy układu sekwencyjnego

budowania układu o strukturze jak na rys. 4-1, trzeba jeszcze znać wymagania dotyczące pamięci i zasady zmieniania tej pamięci, a więc potrzebne są informacje o stanach A, oraz funkcjach δ i λ. Stosowane są dwie podstawowe metody zapisywania układu, uwzględniające wszyskie argumenty i funkcje występujące we wzorach (4-4) i (4-5).

Graf układu sporządza się w ten sposób, że różne stany pamięci A przypisuje się wierzchołkom grafu, zaś stan wejść X, zmieniający stan A_i w A_j, opisuje gałąź grafu, skierowaną od A_i do A_j. W ten sposób opisywana jest funkcja przejść δ. Stany wyjść Y wpisywane są różnie. Ponieważ w układach Moore'a zależą one tylko od A, więc przypisuje się je odpowiednim wierzchołkom grafu. W układach Mealy'ego dochodzi jeszcze zależność od X i dlatego, jeśli $Y_1 = \lambda(A_2, X_3)$, to Y_1 wpisuje się obok gałęzi X_3, wychodzącej z wierzchołką A_2. Jeśli kilka gałęzi jest skierowanych od A_i do A_j — można je zastąpić jedną, umieszczając obok odpowiednie symbole X i ewentualnie Y. Przykłady grafów dwóch różnych układów: Moore'a i Mealy'ego, pokazane są na rys. 4-3. Stan wyjść jest określony dwoma bitami $Y = (y_1 y_2)$, stan wejść — jednym $X = (x)$, a zamiast A_i wpisano w wierzchołki po prostu i.

Pełnym odpowiednikiem grafów, mniej obrazowym ale wygodniejszym przy przekształceniach, są *tablice przejść i wyjść*. Tablica przejść opisuje funkcję δ, a więc każdej parze (A, X) przypisuje nowy stan A'. Dla uproszczenia zapisu — zamiast A^t i $A^{t+\tau}$ (lub A^{t+1}) — będzie stosowana forma A i A'. Rys. 4-4a przedstawia taką tablicę dla układu Moore'a, zadanego grafem z rys. 4-3a, natomiast na rys. 4-4b jest pokazana



Rys. 4-3. Grafy układu Moore'a (a) i Mealy'ego (b)

a)

A \ X	0	1	Y
1	1	2	00
2	3	3	01
3	2	1	10
	A'		

b)

A \ X	0	1
1	1	2
2	1	3
3	2	3
	A'	

c)

A \ X	0	1
1	01	11
2	10	11
3	10	00
	Y	

Rys. 4-4. Tablice: przejść i wyjść układu Moore'a (a) oraz przejść (b) i wyjść (c) układu Mealy'ego

tablica układu Mealy'ego z rys. 4-3b. W układach asynchronicznych dynamicznych kolumny tablicy mogą być również opisane stanami dynamicznymi wejść, o postaci $\frac{X^{t-1}}{X^t}$, np. $\frac{001}{000}$.

Funkcja wyjść λ w przypadku układu Moore'a może być opisana jedną kolumną (rys. 4-4a), dla układu Mealy'ego zaś jest to odrębna tablica, o takich samych współrzędnych jak tablica przejść.

Tablice przejść i wyjść są formą opisu najbardziej przydatną przy dalszych przekształceniach, ale ich tworzenie nie jest oczywiste, gdyż A, δ i λ nie występują w jawnej formie w opisach słownych czy wykresach czasowych. Zbudowanie tych tablic stanowi więc pierwszy etap syntezy układu sekwencyjnego.

4.1.3. TWORZENIE TABLIC PRZEJŚĆ I WYJŚĆ

Metody przechodzenia od opisu słownego, ciągów lub wykresów do tablic zostały sformalizowane na podstawie specjalnego rachunku matematycznego, tzw. *algebry zdarzeń*. Opisanie tego rachunku i metod postępowania wykracza poza zakres książki i dlatego zostaną tu przedstawione zasady syntezy intuicyjnej. Przestrzeganie tych zasad umożliwi uzyskanie poprawnego rezultatu, często znacznie prościej i szybciej niż na drodze przekształceń formalnych. Reguły postępowania będą pokazane na różnorodnych przykładach.

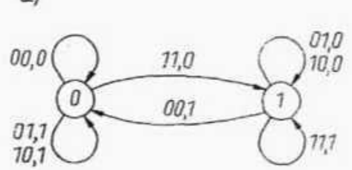
1. *Przypadek układu o znanej pamięci — sumator szeregowy*. Można tu uznać pojemność pamięci za znaną, gdyż przy dodawaniu „na papierze" również stosuje się dla cyfry przeniesienia określenie „w pamięci". Ponieważ, przy arytmetycznym dodawaniu liczb dwójkowych, przeniesienie na pozycję bardziej znaczącą może wynosić 0 albo 1, więc tylko takie dwa stany pamięci są niezbędne.

Sumator szeregowy jest typowym układem synchronicznym, gdyż występuje w nim konieczność odróżniania sąsiednich jednakowych stanów wejść. Przy wstępnym opisywaniu układów synchronicznych jest dogodnie posługiwać się grafami. Ponieważ w tym przypadku stany pamięci są znane — należy narysować dwa wierzchołki (kółka) oznaczone symbolami stanów wewnętrznych 0 i 1. Sumator dodaje dwie liczby szeregowo, więc na jego wejściach występują zawsze dwa bity; przy dodawaniu liczb A i B będą to cyfry a_i i b_i $(i = 1, 2, ...)$. Istnieją zatem cztery możliwe stany wejść X: 00, 01, 10 i 11, przy czym kolejność cyfr nie jest tu istotna — rola 01 i 10 jest taka sama. Wynik sumowania przedstawiany jest jedną cyfrą w każdym takcie, więc są dwa stany wyjść Y: 0 i 1.

Gdy $A = 0$ i $X = 00$ to wynik powinien być 0 i „w pamięci" 0, więc $Y = 0$ i $A' = 0$. Zaznacza się to strzałką od wierzchołka 0 do wierzchołka 0, z symbolem wejść 00. Gdy $A = 0$ i $X = 01$ lub 10, to $Y = 1$ i $A' = 0$. Inny sygnał wyjściowy przy przejściu do tego samego stanu A oznacza, że wystąpił przypadek układu Mealy'ego i symbol Y należy pisać przy odpowiedniej gałęzi grafu, jako że nie może ten sam węzeł A dawać równocześnie $Y = 0$ i $Y = 1$. Gdy $A = 0$ i $X = 11$, to $Y = 0$ i $A' = 1$, więc strzałka będzie skierowana od $A = 0$ do $A = 1$. Postępując podobnie dla wszystkich możliwych X przy $A = 1$ otrzymuje się graf jak na rys. 4-5a, oraz równoważną mu tablicę przejść i wyjść z rys. 4-5b (dla uproszczenia połączono tu obie tablice w jedną).

Fakt, że w procesie tworzenia tablic otrzymano tablice układu Mealy'ego nie świadczy wcale, że właśnie ta postać układu będzie pro-

a)



b)

A \ $X=(a,b)$	00	01	11	10
0	0,0	0,1	1,0	0,1
1	0,1	1,0	1,1	1,0

A',Y

Rys. 4-5. Graf oraz tablica przejść i wyjść sumatora szeregowego

stsza czy lepsza. Zazwyczaj przed podjęciem decyzji, jaki układ będzie lepszy trzeba znać rozwiązania, a przynajmniej tablice, zarówno wersji Mealy'ego jak i Moore'a. W rozważanym przypadku sumatora można zbudować graf układu Moore'a w sposób podobny do opisanego, z tym że stanów wewnętrznych będzie więcej. Prościej jednak można uzyskać tablicę układu Moore'a przez przekształcenie już otrzymanej. Metoda postępowania będzie podana niżej.

2. *Przypadek rozwiązań alternatywnych — komparator szeregowy.* Ma to być układ porównujący dwie — szeregowo dostarczane — liczby dwójkowe A i B[1], z ciągłym podawaniem wyników porównania. Stany wyjść $Y = (y_1 y_2)$ niech będą następujące:

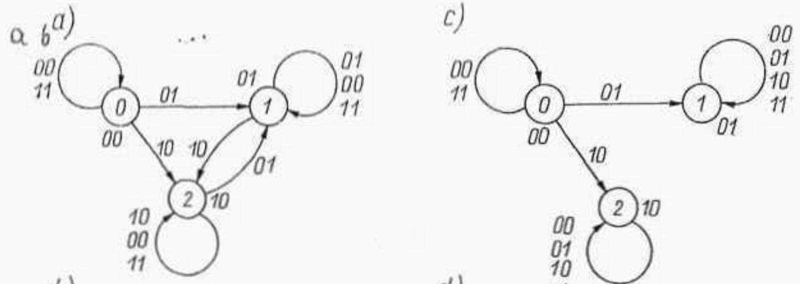
$$A > B \qquad Y = 10$$
$$A = B \qquad Y = 00$$
$$A < B \qquad Y = 01$$

Stany wejść $X = (a, b)$ są takie jak w przypadku sumatora (00, 01, 10, 11).

Komparator określa Y na podstawie aktualnego X oraz wyniku porównania z poprzedniego taktu, a więc poprzedniego Y. Jeśli ten poprzedni Y przyjmie się za A, to układ będzie musiał pamiętać tylko te same stany, które przybiera Y. Można więc oznaczyć np. (10) — 2, (00) —

[1] Wszędzie w rozpatrywanych przykładach występuje naturalny kod dwójkowy.

0, (01) — 1 i rozpocząć rysowanie grafu od trzech wierzchołków — stanów 0, 1 i 2. Dalsze postępowanie zależy od porządku wprowadzania liczb wejściowych. W przeciwieństwie do sumatora — gdzie realizację przeniesienia można zapewnić tylko przy podawaniu liczb od cyfry najmniej znaczącej do najbardziej — tu dopuszczalne są oba kierunki. Przy rozpoczynaniu od cyfr mniej znaczących wynik porównania może się zmieniać i obejmie całe liczby dopiero po zakończeniu ich wprowadzania do układu. Przy rozpoczynaniu od cyfr bardziej znaczących — już pierw-



b)

$X=(a,b)$

A	00	01	11	10	y_1y_2
0	0	1	0	2	00
1	1	1	1	2	01
2	2	1	2	2	10

A′

d)

$X=(a,b)$

A	00	01	11	10	y_1y_2
0	0	1	0	2	00
1	1	1	1	1	01
2	2	2	2	2	10

A′

Rys. 4-6. Grafy i tablice przejść komparatorów szeregowych: przy porównywaniu od cyfr mniej znaczących do bardziej znaczących (a,b) i odwrotnie (c,d)

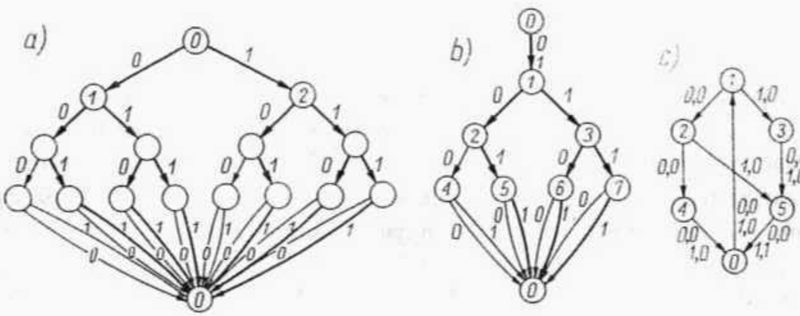
szy niezerowy wynik *Y* określa relację między liczbami. Grafy i tablice dla obu tych przypadków buduje się łatwo; przedstawia je rys. 4-6. Przyjęto tu, że układy są typu Moore'a. Można było również przyjąć typ Mealy'ego, co daje w tym przypadku nieco bardziej złożony układ wyjściowy (realizujący *Y*), ale szybszą reakcję układu. Problemy te będą rozważane dalej.

3. *Przypadek układu o nieznanej pamięci — selektor tetrad.* W kodach dwójkowo-dziesiętnych cyfry dziesiętne opisuje się najczęściej czterema

bitami, tworzącymi tzw. tetradę. Ponieważ 4 bity dają 16 możliwych kombinacji — oprócz dziesięciu tetrad prawidłowych (wybranych) istnieje 6 tetrad nieprawidłowych, nie odpowiadających żadnej cyfrze dziesiętnej. Pojawienie się nieprawidłowej tetrady w układach arytmetycznych może wywołać wiele błędów i dlatego niekiedy celowe jest wprowadzenie układu wychwytującego takie tetrady. Jeśli kod dwójkowo-dziesiętny ma postać kodu I z tablicy 1-2, to nieprawidłowymi tetradami są

1010
1011
1100
1101
1110
1111

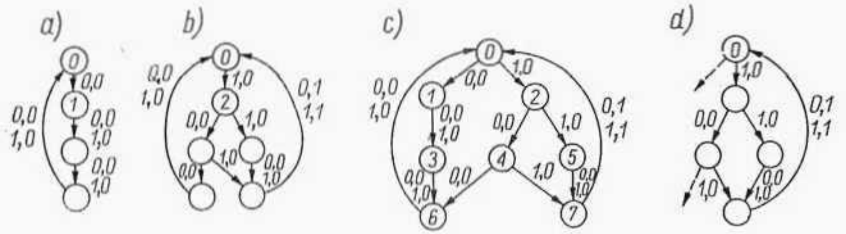
Liczby te można wprowadzać do selektora poczynając od cyfry o najmniejszej wadze, albo o największej wadze. Niech zadanie dotyczy pierwszego przypadku. Ponieważ selekcja dotyczy wyboru 6 kombinacji



Rys. 4-7. Przekształcanie grafu selektora tetrad

spośród 16, a więc liczb względnie niewielkich, można bez trudu sporządzić graf, obejmujący wszystkie możliwe ciągi 4-bitowe. Na rys. 4-7a przedstawiono taki graf, z zaznaczeniem grubą linią tetrad nieprawidłowych. Założono tu, że układ startuje od stanu 0 i po czterech bitach znów dochodzi do stanu 0, co umożliwia bezpośrednie przyjmowanie następnej tetrady (dla uproszczenia rysunku stan 0 umieszczono dwukrotnie, ale jest to ten sam stan). Analizując otrzymany graf nie trudno zauważyć, że zachowanie się układu od stanu 1 i od stanu 2 jest identyczne, gdyż identyczne są odpowiednie części grafu. Można więc stany 1 i 2 zastąpić jednym stanem — 1 otrzymując graf jak na rys. 4-7b. Tu również ze stanów 5,6 i 7 w identyczny sposób przechodzi się do stanu 0, więc zastępując 5,6,7 stanem 5 otrzymuje się graf z rys. 4-7c, na którym nie ma już pogrubionych linii, lecz zaznaczone są sygnały wyjściowe — ostatni bit każdej tetrady nieprawidłowej powoduje pojawienie się sygnału $y = 1$. Utworzenie tablicy przejść na podstawie tego grafu jest już proste.

Przedstawiona metoda analizowania wszystkich możliwych ciągów jest nieco pracochłonna i dlatego można ją polecać w przypadkach, gdy

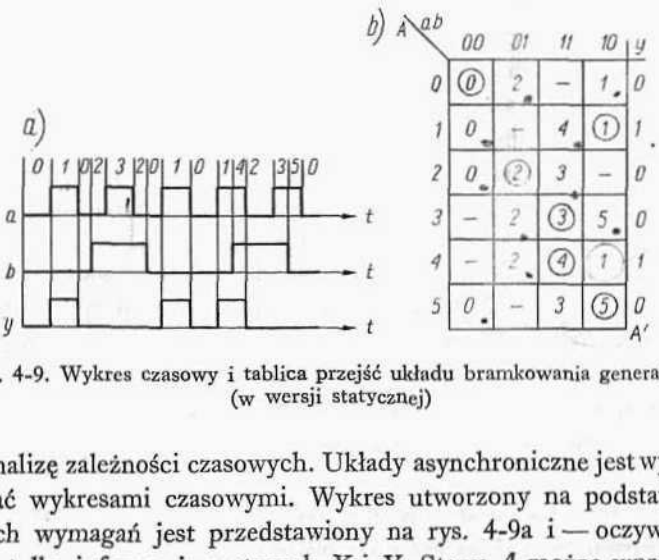


Rys. 4-8. Tworzenie grafu selektora tetrad

bezpośrednie określenie stanów wewnętrznych nastręcza trudności. Przy niewielkiej wprawie można — nawet w złożonych przypadkach — narysować graf ostateczny w sposób prostszy. Na przykład dla tego samego selektora tetrad, ale z liczbami wprowadzanymi od cyfr bardziej znaczących, można przeprowadzić następujące rozumowanie. Wszystkie tetrady nieprawidłowe zaczynają się od bitu 1, więc tetrada rozpoczynająca się od 0 jest z pewnością prawidłowa bez względu na dalsze bity i można dla niej utworzyć pętlę o czterech stanach (rys. 4-8a), nie zawierającą sygnału $y = 1$. W ten sposób, po każdej tetradzie prawidłowej układ znajdzie się znów w stanie 0, gotów do przyjęcia następnej tetrady. Gdy zaczyna się ona od 1 — mogą być dwie możliwości: 1000 i 1001 dają zawsze $y = 0$, pozostałe powinny w ostatnim takcie wygenerować $y = 1$. Obydwa te warianty przedstawia rys. 4-8b, który łącznie z poprzednim tworzy pełny graf układu (rys. 4-8c).

To samo zadanie można rozwiązać w jeszcze inny sposób — tworząc możliwie prosty graf obejmujący te przypadki, które prowadzą do uzyskania $y = 1$ (rys. 4-8d), a następnie uzupełniając go wszystkimi innymi możliwymi sygnałami wejściowymi. Otrzymuje się również graf z rys. 4-8c.

4. *Układ asynchroniczny — bramkowanie generatora.* Zadanie polega na przepuszczaniu impulsów prostokątnych generatora (sygnał a), wówczas gdy nie ma bramkowania ($b = 0$), i nieprzepuszczaniu, gdy $b = 1$, ale w taki sposób, aby impulsy generatora nie ulegały zniekształceniom, niezależnie od momentów zmian b. Wprawdzie rytmicznie powtarzające się impulsy generatora można uznać za impulsy taktujące, ale prościej będzie uważać ten układ za asynchroniczny, co umożliwi bardziej precy-



Rys. 4-9. Wykres czasowy i tablica przejść układu bramkowania generatora (w wersji statycznej)

zyjną analizę zależności czasowych. Układy asynchroniczne jest wygodnie opisywać wykresami czasowymi. Wykres utworzony na podstawie powyższych wymagań jest przedstawiony na rys. 4-9a i — oczywiście — zawiera tylko informacje o stanach X i Y. Stany A można wprowadzić hipotetycznie, analizując kolejno zachowanie się układu. Stan $X = (ab) = 00$ oraz $Y = y = 0$ można uznać za początkowy i oznaczyć przez $0(A_0)$. Oczywiście z tego stanu pod wpływem $X = (00)$ układ przechodzi również do stanu 0, a więc przy $X = (00)$ stan 0 jest stabilny. Ogólnie stabilny jest stan A_i przy X_j, gdy

$$\delta(A_i, X_j) = A_i$$

W tablicy przejść wyróżnia się takie przypadki kółkiem (rys. 4-9b). Gdy przy stanie $A = 0$, pojawi się $X = (10)$, następuje krótkotrwały stan niestabilny, wymuszający $A = 1$. Ten stan niestabilny odpowiada sytuacji, gdy na skutek zmiany X zmieniły się już sygnały wzbudzenia B, a jeszcze nie zdążył zmienić się stan wewnętrzny A. Gdy stan ten zmieni się, układ przejdzie do stanu stabilnego $A = 1$. Jak wynika z wykresu czasowego, ze stanu 1 układ pod wpływem $X = 00$ przechodzi do stanu 0, potem pod działaniem $X = (01)$ — do stanu 2 itd.

Numery stanów A nanosi się na wykres czasowy w ten sposób, by każda odmienna sytuacja X, Y miała odrębny numer, a ponadto, by były uwzględnione sytuacje wymagające pamiętania (np. gdy układ ma wyróżniać piąty impuls wejściowy — każdy z pięciu impulsów i każdą z pięciu przerw trzeba oznaczyć innym numerem A). Analiza całego wykresu czasowego umożliwia wypełnienie tablicy przejść, ale nie całkowite, część kratek pozostaje wolna. Na przykład w pierwszym wierszu (dla stanu 0) nie została wypełniona pozycja, odpowiadająca $X = (11)$. Skoro stan 0 jest stabilny przy $X = (00)$, przejście do rozważanej pozycji wymagałoby równoczesnej zmiany obydwu sygnałów a i b. Zmiana taka w układzie asynchronicznym jest mało prawdopodobna, ale nawet gdy wystąpi — opóźnienia na drodze tych sygnałów wewnątrz układu sprawią, że skutki ich działania nie będą jednoczesne. Tak więc zmiana $X = (00)$ na (11) będzie przez układ zrozumiana jako zmiana (00) — (10) — (11) albo (00) — (01) — (11). Nie jest to już jeden takt pracy lecz dwa, a skoro bezpośrednie przejście (00) — (11) nie istnieje — odpowiednią pozycję tabeli przejść można uznać za nieokreśloną, co oznacza się np. kreską (rys. 4-9b). Podobnie wyklucza się inne przejścia typu (00) — (11) i (10) — (01).

Po wprowadzeniu stanów nieokreślonych (kresek) do tablicy z rys. 4-9b, pozostają w niej jeszcze dwie puste kratki. Pierwsza dotyczy przejścia ze stanu $A = 4$ pod wpływem $X = (10)$. Przejście takie nie zostało uwzględnione na wykresie czasowym, ale jest możliwe, gdy impuls b trwa bardzo krótko. Po jego zakończeniu, gdy $X = (10)$, na wyjściu powinien trwać sygnał 1, a więc układ musi przejść do stanu 1. Druga wolna pozycja to przejście ze stanu $A = 5$ pod wpływem $X = (11)$. Jest to przypadek krótkotrwałej przerwy w sygnale b, po której sygnał wyjściowy powinien pozostać zerem, więc układ musi przejść do stanu 3.

Sygnały wyjściowe odpowiadające poszczególnym stanom wewnętrznym łatwo można określić na podstawie wykresu czasowego. Są to prawdzie sygnały odpowiadające stanom stabilnym i powinny być wpisane w kratki z kółkami, ale ponieważ w utworzonej tablicy każdy wiersz ma tylko jeden stan stabilny, można sygnały wyjścia wypisać w kolumnie, jak na rys. 4-9b. Wartość Y w stanach przejściowych niestabilnych wymaga specialnej dyskusji, ale lepiei będzie ją przeprowadzić w ostatnich etapach syntezy.

Utworzona w opisany sposób tablica przejść nosi nazwę *tablicy pierwotnej* i jest szczególnie przydatna przy syntezie układów asynchronicznych statycznych.

Jeśli projektowany układ ma być układem dynamicznym, istnieją dwie możliwości tworzenia tablic przejść:

1. Stany wewnętrzne A nanosi się na wykres czasowy tak jak w układach statycznych i odpowiednio numeruje się wiersze tablicy przejść, natomiast kolumny tablicy przejść opisuje się wszystkimi możliwymi stanami dynamicznymi X^{t-1}/X^t (przy n wejściach jest ich $n \cdot 2^n$).

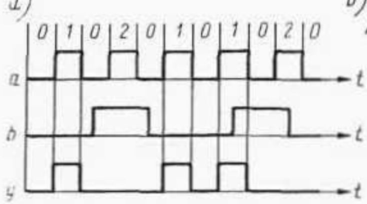
2. Już na podstawie wykresu przeprowadza się wstępną minimalizację stanów, uwzględniając tylko te dynamiczne stany wejść, które w istotny sposób wpływają na działanie układu. Bez wątpienia do tej grupy będą należały stany, powodujące zmiany Y, a więc na wykresie czasowym wyróżnia się momenty zmian Y, a odpowiadające im zmiany X oznacza się na całym wykresie pionowymi liniami oddzielającymi takty. Jeśli w granicach tak wyznaczonych taktów stan X zmienia się 2 lub więcej razy — wszystkie te zmiany X muszą być uwzględniane w podziale na takty, a więc należy wprowadzić podział odpowiednio bardziej gęsty. Jeśli w granicach taktu stan X zmienią się tylko raz — zmiana ta nie musi być uwzględniona w podziale na takty, gdyż jej rolę może zawsze przejąć zmiana wcześniejsza albo późniejsza.

Przyjęte ostatecznie takty numeruje się tak, aby różnym wartościom Y odpowiadały różne numery i aby uwzględnione były sytuacje wymagające pamiętania.

Rozważany układ bramkowania generatora można więc opisać wykresem z zaznaczanymi stanami A jak na rys. 4-10a, z którego wynika tablica przejść układu dynamicznego (rys. 4-10b). Kolumny tablicy są tu opisane tylko tymi dynamicznymi stanami wejść, które powodują zmiany wyjść.

5. *Przypadek układu o kilku rozwiązaniach — licznik modulo 3.* Celem zadania niech będzie projekt licznika, zliczającego impulsy modulo 3 w dwójkowym kodzie naturalnym, a więc o stanach X kolejno: 00, 01, 10,

a)



b)

A \ ab	00 10	01 11	10 00	11 01	y
0	1	2	–	–	0
1	–	–	0	0	1
2	–	–	0	0	0

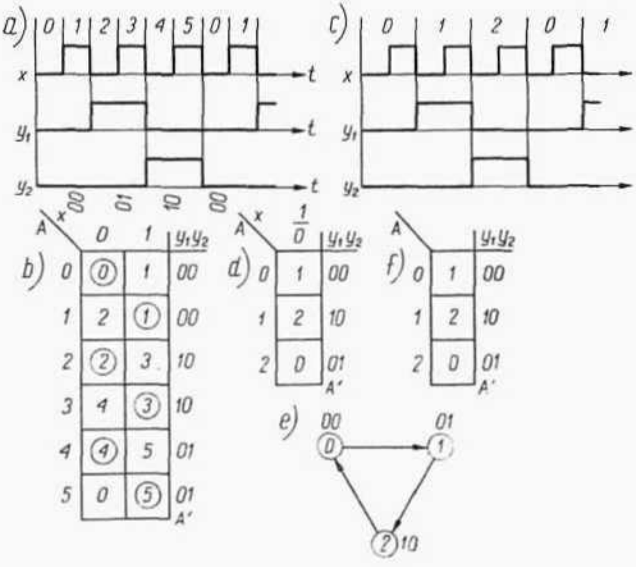
Rys. 4-10. Wykres czasowy i tablica przejść układu bramkowania generatora (w wersji dynamicznej)

00,... Jeśli układ ten uważać za asynchroniczny, to na wykresie czasowym należy nanieść stany A, różne dla różnych stanów X, Y (rys. 4-11a), skąd otrzymuje się pierwotną tablicę przejść jak na rys. 4-11b.

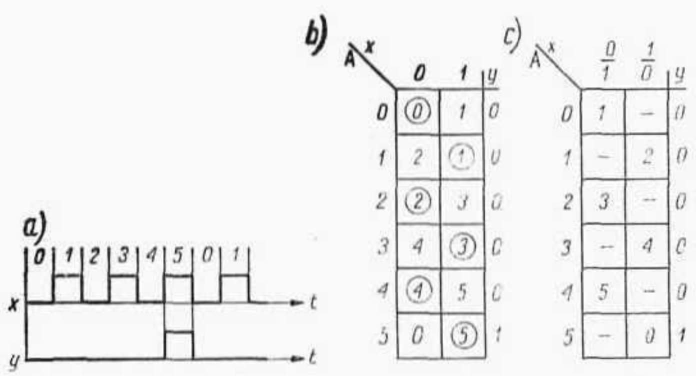
Jeśli przewiduje się realizację licznika w wersji dynamicznej — wyróżnia się momenty zmiany Y (rys. 4-11c), które wyznaczają zmianę A. Odpowiednia tablica przejść ma tylko trzy stany (rys. 4-11d).

Układ z jednym wejściem szczególnie nadaje się do projektowania jako układ synchroniczny, gdyż to wejście x można zawsze uważać za wejście taktujące. W przypadku rozważanego licznika otrzymuje się układ o trzech stanach (rys. 4-11e). Ponieważ — poza taktującym — nie ma wejść dodatkowych, taki układ synchroniczny jest *układem autonomicznym*, bez sygnałów X. Tablica przejść ma postać jak na rys. 4-11f. Fakt, że zmiana stanu A następuje tu po zakończeniu impulsu wejściowego, nie ma istotnego znaczenia dla struktury układu.

W przykładzie tym, podobnie jak w poprzednich, numeracja stanów A na wykresie czasowym wynikała, niejako automatycznie, z konieczności rozróżnienia stanów X i Y. Wykres czasowy z rys. 4-12 dotyczy przypadku, gdy — mimo powtarzających się sytuacji — stany A muszą być różne. Jest to również licznik modulo 3, ale tylko z sygnalizo-



Rys. 4-11. Wykresy i tablice przejść licznika modulo 3 dla układu asynchronicznego statycznego (a,b) i dynamicznego (c,d) oraz graf (e) i tablica (f) układu synchronicznego



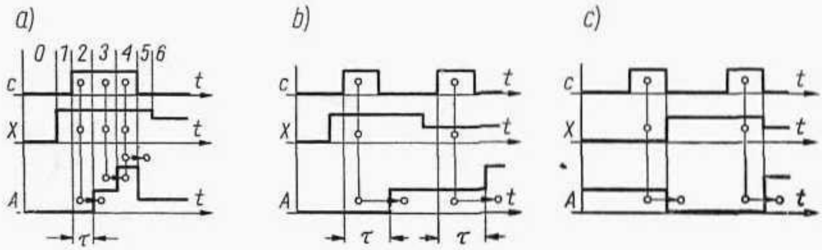
Rys. 4-12. Wykresy i tablice przejść dzielnika częstotliwości w wersji statycznej (a,b) i dynamicznej (a,c)

waniem co trzeciego impulsu (może służyć jako dzielnik częstotliwości). Mimo, że stany A, oznaczone przez 0,2,4, niczym się na rysunku nie różnią (podobnie jak 1 i 3), to jednak muszą być nazwane różnie, gdyż właśnie rolą stanu wewnętrznego jest zapamiętanie sytuacji przeszłych, jeśli ma to znaczenie dla stanów przyszłych. Na rys. 4-12 przedstawiono odpowiednie tablice układu statycznego i dynamicznego. Również i ten układ można uważać za synchroniczny autonomiczny, jeśli wstępnie określi się y za pomocą x i A.

4.2. UKŁADY SYNCHRONICZNE

4.2.1. PROBLEMY SYNCHRONIZACJI

Cechą charakterystyczną układów synchronicznych jest obecność impulsów taktujących, które mają powodować zmiany stanu wewnętrznego A tylko w ściśle określonych momentach. Impulsy taktujące są



Rys. 4-13. Różne przypadki oddziaływania impulsów synchronizujących: a) proste bramkowanie; b) opóźnienie reakcji pamięci; c) zmiana stanu pamięci tylnym zboczem

więc jak gdyby impulsami strobującymi, pobierającymi próbki sygnałów X i A, i kierującymi je do elementów pamięci. Tę rolę impulsów taktujących najprościej byłoby zrealizować przez bramkowanie (w zespole elementów I) wszystkich sygnałów wzbudzeń sygnałem taktowania c. Jednakże takie proste rozwiązanie nie może być zastosowane, a powody wyjaśnia rys. 4-13a (stany X i A przedstawiono tu w postaci sygnałów wielowartościowych, dla odróżnienia od sygnałów x i Q). Gdy $c = 0$ (takty[1])

[1] Są to właściwie mikrotakty — składowe części taktu układu, wyznaczonego